



日 本 国 特 許 庁
JAPAN PATENT OFFICE

PCT/JP2004/008462⁹⁹³

18.06.2004

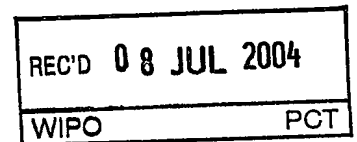
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2003年 6月20日

出 願 番 号
Application Number: 特願2003-176699
[ST. 10/C]: [JP2003-176699]

出 願 人
Applicant(s): 日本電気株式会社



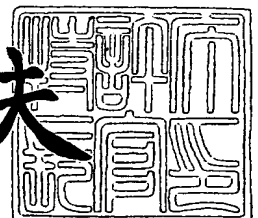
PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

BEST AVAILABLE COPY


2004年 4月12日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特2004-3030076



【書類名】 特許願
【整理番号】 34002304
【提出日】 平成15年 6月20日
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 43/08
【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 志村 健一

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 菊田 邦子

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100102864

【弁理士】

【氏名又は名称】 工藤 実

【手数料の表示】

【予納台帳番号】 053213

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9715177

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 磁気ランダムアクセスメモリ

【特許請求の範囲】

【請求項 1】 第 1 方向に磁気異方性を有する複数の磁気抵抗素子と、
前記第 1 方向と異なる第 2 方向に延設され、且つ、前記磁気抵抗素子にデータ
を書き込むための書き込み電流が流される配線と、
強磁性体で形成され、前記第 2 方向に延設され、且つ、前記配線の表面の少な
くとも一部を被覆するヨーク層
とを備え、
前記複数の磁気抵抗素子は、
第 1 磁気抵抗素子と、
前記ヨーク層の前記第 2 方向における端からの距離が、前記第 1 磁気抵抗素子
よりも遠い第 2 磁気抵抗素子
とを含み、
前記第 1 磁気抵抗素子が有する前記磁気異方性は、前記第 2 磁気抵抗素子が有
する前記磁気異方性よりも強い
磁気ランダムアクセスメモリ。

【請求項 2】 請求項 1 に記載の磁気ランダムアクセスメモリにおいて、
前記第 1 磁気抵抗素子の前記第 2 方向における幅に対する、前記第 1 磁気抵抗
素子の前記第 1 方向における長さの比である第 1 縦横比は、前記第 2 磁気抵抗素
子の前記第 2 方向における幅に対する、前記第 2 磁気抵抗素子の前記第 1 方向に
おける長さの比である第 2 縦横比よりも大きい
磁気ランダムアクセスメモリ。

【請求項 3】 磁気抵抗素子と、
前記磁気抵抗素子にデータを書き込むための書き込み電流が流される第 1 配線
と、
強磁性体で形成され、前記配線が延伸する第 1 方向に延設され、且つ、前記配
線の表面の少なくとも一部を被覆する第 1 ヨーク層と、
前記第 1 ヨーク層の前記第 1 方向における端に生じる磁極が発生する磁界を、

前記磁気抵抗素子から逸らすように誘導する磁界制御構造体とを備えた

磁気ランダムアクセスメモリ。

【請求項4】 請求項3に記載の磁気ランダムアクセスメモリにおいて、前記磁界制御構造体は、前記第1ヨーク層の前記端と、前記磁気抵抗素子との間に位置する磁気遮蔽構造体を含む

磁気ランダムアクセスメモリ。

【請求項5】 請求項4に記載の磁気ランダムアクセスメモリにおいて前記磁界遮蔽構造体は、前記第1配線に対して斜めに交差する磁気ランダムアクセスメモリ。

【請求項6】 請求項5に記載の磁気ランダムアクセスメモリにおいて、前記磁界遮蔽構造体は、前記磁気抵抗素子の少なくとも一部と共通の積層構造を有する

磁気ランダムアクセスメモリ。

【請求項7】 請求項4に記載の磁気ランダムアクセスメモリにおいて、更に、

当該磁気ランダムアクセスメモリに含まれる磁気抵抗素子へのデータの書き込みに使用されず、前記第1方向と異なる方向に延設され、前記ヨーク層の前記端と、前記磁気抵抗素子との間に位置する第2配線と、

前記第2配線の表面の少なくとも一部を被覆する第2ヨーク層とを備え、

前記第2ヨーク層は、前記磁気遮蔽構造体として機能する磁気ランダムアクセスメモリ。

【請求項8】 請求項3に記載の磁気ランダムアクセスメモリにおいて、更に、

前記第1ヨーク層を被覆するスペーサ層と、を備え、

前記磁界制御構造体は、前記スペーサ層を被覆する磁性体層を含み、前記磁性体層は、前記第1ヨーク層の前記端のうちの一方から放出される磁界

を、前記第 1 ヨーク層の前記端の他方に誘導する
磁気ランダムアクセスメモリ。

【請求項 9】 請求項 8 に記載の磁気ランダムアクセスメモリにおいて、
前記第 1 ヨーク層と前記磁性体層との磁化は、逆方向に向いている
磁気ランダムアクセスメモリ。

【請求項 10】 請求項 9 に記載の磁気ランダムアクセスメモリにおいて、
前記スペーサ層は、前記第 1 ヨーク層と前記磁性体層とが反強磁性的に結合す
るように形成されている
磁気ランダムアクセスメモリ。

【請求項 11】 請求項 3 に記載の磁気ランダムアクセスメモリにおいて、
更に、
前記第 1 方向に延設された第 2 配線と、
強磁性体で形成され、前記第 1 方向に延設され、且つ、前記第 2 配線の表面の
少なくとも一部を被覆する第 2 ヨーク層
とを備え、

前記磁界制御構造体は、前記第 1 ヨーク層と前記第 2 ヨーク層とを磁氣的に結
合する磁性体部材を含む
磁気ランダムアクセスメモリ。

【請求項 12】 請求項 11 に記載の磁気ランダムアクセスメモリにおいて、
前記第 2 配線は、前記第 1 配線に、前記第 1 方向と垂直な第 2 方向において隣
接し、

前記磁性体部材は、
前記第 1 ヨーク層の一端と、前記第 2 ヨーク層の一端とを磁氣的に結合する第
1 磁性体部材と、
前記第 1 ヨーク層の他端と、前記第 2 ヨーク層の他端とを磁氣的に結合する第
2 磁性体部材
とを含む

磁気ランダムアクセスメモリ。

【請求項 13】 請求項 12 に記載の磁気ランダムアクセスメモリにおいて

更に、

前記第 1 磁性体部材と前記第 2 磁性体部材との間に介設された第 3 磁性体部材と、

前記磁気抵抗素子に対して前記第 3 磁性体部材の反対側に位置し、且つ、前記第 1 磁性体部材と前記第 2 磁性体部材との間に介設された第 4 磁性体部材とを備えた

磁気ランダムアクセスメモリ。

【請求項 14】 請求項 11 に記載の磁気ランダムアクセスメモリにおいて

前記第 2 配線は、前記第 1 配線に、前記第 1 方向において隣接する磁気ランダムアクセスメモリ。

【請求項 15】 請求項 3 に記載の磁気ランダムアクセスメモリにおいて、

更に、

前記第 1 方向に延設され、前記第 1 配線に前記第 1 方向において隣接する第 2 配線と、

強磁性体で形成され、前記第 1 方向に延設され、且つ、前記第 2 配線の表面の少なくとも一部を被覆する第 2 ヨーク層とを備え、

前記第 2 ヨーク層は、前記第 1 ヨーク層と磁氣的に結合する程度に前記第 1 ヨーク層に近接して設けられて前記磁界制御構造体として機能する磁気ランダムアクセスメモリ。

【請求項 16】 磁気抵抗素子と、

前記磁気抵抗素子にデータを書き込むための書き込み電流が流される配線と、
強磁性体で形成され、前記配線が延伸する方向に延設され、且つ、前記配線の表面の少なくとも一部を被覆するヨーク層とを備え、

前記ヨーク層の端は、前記端から放射される磁界が前記磁気抵抗素子の特性に

実質的に影響を及ぼさない程度に十分に離された
磁気ランダムアクセスメモリ。

【請求項 17】 行列に並べられた磁気抵抗素子と、
前記磁気抵抗素子にデータを書き込むための書き込み電流が流される配線と、
強磁性体で形成され、前記配線が延伸する方向に延設され、且つ、前記配線の
表面の少なくとも一部を被覆するヨーク層
とを備え、

前記ヨーク層の端は、前記端に生じる磁極が前記磁気抵抗素子のうち前記端に
最近接する最近接磁気抵抗素子に鎖交させる磁界が、前記磁気抵抗素子の自由強
磁性層の真性の抗磁界の 5 分の 1 以下になる程度に、前記最近接磁気抵抗素子か
ら離れて位置する

磁気ランダムアクセスメモリ。

【請求項 18】 第 1 方向に複数の第 1 配線と、
前記第 1 方向と異なる第 2 方向に延設された複数の第 2 配線と、
前記第 1 配線のそれぞれの少なくとも一部を被覆する第 1 ヨーク層と、
前記第 1 配線と前記第 2 配線とが交差する交点のそれぞれに配置された磁気抵
抗素子
とを備え、

前記第 1 ヨーク層の前記第 1 方向における第 1 端は、前記第 1 端に最近接する
最近接磁気抵抗素子から前記第 1 端への距離が、前記第 2 配線の最小ピッチ以上
であるように前記最近接磁気抵抗素子から離れて位置する

磁気ランダムアクセスメモリ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、磁気ランダムアクセスメモリ (magnetic random access memory。
以下、「MRAM」という。) に関する。本発明は、特に、ヨークが設けられた
配線に書き込み電流が流される MRAM に関する。

【0002】

【従来の技術】

MRAMは、高速書き込みが可能であり、且つ、大きな書き換え回数を有する有力な不揮発性メモリである。典型的なMRAMは、メモリセルとして機能する複数の磁気抵抗素子が行列に配列されたメモリセルアレイを含む。磁気抵抗素子は、固定された自発磁化を有する固定強磁性層と、反転可能な自発磁化（以下、単に「磁化」という。）を有する自由強磁性層と、固定強磁性層と自由強磁性層との間に介設されたスペーサ層とを含む。自由強磁性層は、その磁化の向きが、固定強磁性層の磁化の向きと平行、又は反平行のいずれかに向き得るように形成される。

【0003】

かかる磁気抵抗素子は、1ビットのデータを、固定強磁性層と自由強磁性層との磁化の相対方向として記憶する。磁気抵抗素子は、固定強磁性層の磁化と自由強磁性層の磁化とが平行である”平行”状態と、それらの磁化が反平行である”反平行”状態の2つの状態を取り得る。”平行”状態と、”反平行”状態とのうちの一方は”0”に、他方は”1”に対応付けられ、磁気抵抗素子は、1ビットのデータを記憶することができる。

【0004】

磁気抵抗素子へのデータの書き込みは、磁気抵抗素子の近傍に設けられた配線に書き込み電流を流して磁界を発生し、該磁界によって自由強磁性層の磁化を所望の方向に向けることによって行われる。電流の方向は、向けられるべき自由強磁性層の磁化の方向に応じて選択される。

【0005】

MRAMの消費電流を抑制するために、自由強磁性層の磁化を反転させる電流（書き込み電流）の低減が求められている。特許文献1乃至特許文献3は、書き込み電流が流される配線の周囲に強磁性体で形成されたヨークを設けたMRAMを開示している。ヨークは、MRAMのメモリセルに磁界を集中させ、書き込み電流を有効に低減する。

【0006】

その一方で、書き込み電流を有効に低減するヨークは、その形状異方性により

、不所望なバイアス磁界の発生源となり得る。バイアス磁界とは、書き込み電流が流されていない状態で磁気抵抗素子に印加される磁界である。

【0007】

図35 (a)、(b)は、典型的なMRAMの構造を示す。図35 (a)に示されているように、書き込み電流が流される配線101が、x軸方向に延伸するように設けられ、配線102がy軸方向に延伸するように設けられる。配線101と配線102とが交差する位置に、磁気抵抗素子103が設けられる。図35 (b)に示されているように、ヨーク104は、配線101の上面及び側面を被覆するように、且つ、その端が、配線101の端と位置整合するように形成される。

【0008】

ヨーク104は、配線101の形状に対応した形状を有し、従って、配線101が延設される方向に長い形状に形成される。このようなヨーク104の形状異方性は、ヨーク104の磁化を、配線101が延設される方向に向きやすくする。配線101の幅が微細化されるほど、ヨーク104の形状異方性は強くなり、ヨーク104の磁化は配線101が延設される方向に向きやすくなる。

【0009】

ヨーク104の磁化が、配線101が延設される方向に向くことにより、ヨーク104のx軸方向の端104aには磁極が生成される。この磁極は、配線101が延設される方向にバイアス磁界を発生させる。配線101の長さが $100\mu\text{m}$ 、幅が $1\mu\text{m}$ 、厚さが $0.3\mu\text{m}$ であり、ヨーク104の厚さが 50nm であり、且つNiFeで形成されているとしよう。この場合、ヨーク104の端104aに生じる磁極により、端104aから放射されるバイアス磁界は、配線101の端からのx軸方向の距離が $10\mu\text{m}$ 、配線101の底面からの距離が $0.1\mu\text{m}$ である位置において、x軸方向に約10 (Oe)の強さを有する。

【0010】

ヨークが発生するバイアス磁界は、MRAMの動作に様々な影響を及ぼす。第1に、ヨークが発生するバイアス磁界の強さは、メモリセルアレイ内の位置によって異なるため、該バイアス磁界は、磁気抵抗素子の特性のバラツキの発生の原

因となる。これは、書き込み電流のマージンを小さくし、好ましくない。

【0011】

更に、磁気抵抗素子の磁気異方性の方向が、ヨークが発生するバイアス磁界の方向と垂直である場合には、ヨークが発生するバイアス磁界は、磁気抵抗素子の自由強磁性層の抗磁場を小さくし、熱擾乱による磁化の反転を起こしやすくする。ヨークによるバイアス磁界の発生は、MRAMのデータ保持の信頼性を低下させ好ましくない。

【0012】

【特許文献1】

特開 2002-110938号公報

【特許文献2】

米国特許公報第6、211、090号

【特許文献3】

特表 2002-522915号公報

【0013】

【発明が解決しようとする課題】

本発明の目的は、磁気抵抗素子に磁界を集中させるために配線に設けられたヨークの磁気異方性に起因して発生するバイアス磁界が、MRAMの動作に及ぼす影響を抑えるための技術を提供することにある。

本発明の他の目的は、磁気抵抗素子に磁界を集中させるために配線に設けられたヨークが発生するバイアス磁界を、磁気抵抗素子に印加されにくくする技術を提供することにある。

【0014】

【課題を解決するための手段】

以下に、[発明の実施の形態] で使用される番号・符号を用いて、課題を解決するための手段を説明する。これらの番号・符号は、[特許請求の範囲] の記載と[発明の実施の形態] の記載との対応関係を明らかにするために付加されている。但し、付加された番号・符号は、[特許請求の範囲] に記載されている発明の技術的範囲の解釈に用いてはならない。

【0015】

本発明の一の観点において、MRAMは、第1方向（y軸方向）に磁気異方性を有する複数の磁気抵抗素子（13）と、第1方向（y軸方向）と異なる第2方向（x軸方向）に延設され、且つ、磁気抵抗素子（13）にデータを書き込むための書き込み電流が流される配線（11）と、配線（11）の表面の少なくとも一部を被覆するヨーク層（14）とを備えている（図1参照）。ヨーク層（14）は、強磁性体で形成され、且つ、第2方向（x軸方向）に延設されている。複数の磁気抵抗素子（13）は、第1磁気抵抗素子と、ヨーク層（14）の第2方向（x軸方向）における端からの距離が、該第1磁気抵抗素子よりも遠い第2磁気抵抗素子とを含む。ヨーク層（14）の端に近い第1磁気抵抗素子が有する磁気異方性は、ヨーク層（14）の端から遠い第2磁気抵抗素子が有する磁気異方性よりも強い。ヨーク層（14）の端に近い第1磁気抵抗素子がより強い磁気異方性を有することは、ヨーク層（14）が第2方向（x軸方向）に発生するバイアス磁界による抗磁界の減少を補償し、熱擾乱による第1磁気抵抗素子の磁化の反転を有効に防止する。

【0016】

磁気異方性の調節は、例えば、第1磁気抵抗素子の形状によって達成され得る。具体的には、第1磁気抵抗素子と第2磁気抵抗素子とは、第1磁気抵抗素子の第2方向（x軸方向）における幅に対する、第1磁気抵抗素子の第1方向（y軸方向）における長さの比である第1縦横比は、第2磁気抵抗素子の第2方向（x軸方向）における幅に対する、第2磁気抵抗素子の第1方向（y軸方向）における長さの比である第2縦横比よりも大きくなるように設計される得る。

【0017】

本発明の他の観点において、MRAMは、磁気抵抗素子（23、45）と、磁気抵抗素子（23、45）にデータを書き込むための書き込み電流が流される第1配線（21、22）（41、43）（51、52）（73）と、第1配線の表面の少なくとも一部を被覆する第1ヨーク層（24、25）（42、44）（57、60）（78）と、第1ヨーク層の端に生じる磁極が発生するバイアス磁界を、該磁気抵抗素子から逸らすように誘導する磁界制御構造体（26）（28、

30) (48、50) (55a、55b、56a、56b) (77) (図33の75) とを備えている。第1ヨーク層は、強磁性体で形成され、第1配線が延伸する第1方向に延設されている。第1ヨーク層が発生するバイアス磁界を磁気抵抗素子から逸らすように誘導する磁界制御構造体は、磁気抵抗素子に鎖交するバイアス磁界を有効に減少する。従って、該磁界制御構造体は、第1ヨーク層が発生するバイアス磁界が磁気抵抗素子の特性に及ぼす影響を抑制することができる。

【0018】

より具体的には、前記磁界制御構造体は、第1ヨーク層(24、25)の端と、磁気抵抗素子(23)との間に位置する磁気遮蔽構造体(26、28、30)を含むことが好適である(図4、図12、図13参照)。磁気遮蔽構造体(26)は、第1配線(21、22)に対して斜めに交差することが好適である(図4参照)。斜めに交差する磁気遮蔽構造体(26)は、多くのバイアス磁界をその内部に誘導し、磁気抵抗素子(23)に鎖交するバイアス磁界を有効に減少する。

【0019】

当該MRAMの製造工程を簡略化するためには、磁界遮蔽構造体(26)は、磁気抵抗素子(23)の少なくとも一部と共通の積層構造を有することが好適である。

【0020】

当該MRAMは、更に、当該MRAMに含まれる全ての磁気抵抗素子へのデータの書き込みに使用されず、第1方向と異なる第2方向に延設され、且つ、第1ヨーク層(24、25)の端と磁気抵抗素子(23)との間に位置する第2配線(27、29)と、第2配線の表面の少なくとも一部を被覆する第2ヨーク層(28、30)とを備えていることが好適である。他のヨーク層(28、30)は、該磁気遮蔽構造体として機能する。第2配線(27、29)と第2ヨーク層(28、30)とは、既述の配線(21、22)とヨーク層(24、25)と同一の工程で形成可能であり、このような構造は、当該MRAMの製造工程を有効に簡略化する。

【0021】

当該MRAMが、更に、ヨーク層（42、44）を被覆するスペーサ層（47、49）を備えている場合、磁界制御構造体は、スペーサ層（47、49）を被覆する磁性体層（48、50）を含み、磁性体層（48、50）は、ヨーク層（42、44）の前記端のうち的一方から放出される磁界を、前記ヨーク層（42、44）の前記端の他方に誘導することが好適である（図17、18参照）。このような構成は、ヨーク層（42、44）と磁性体層（48、50）とを閉磁路として機能させ、ヨーク層（42、44）の端から放出されるバイアス磁界が磁気抵抗素子（45）に鎖交することを有効に防止する。

【0022】

このためには、ヨーク層（42、44）と磁性体層（48、50）との磁化は、逆方向に向いていることが好適である。更に、スペーサ層（47、49）は、ヨーク層（42、44）と磁性体層（48、50）とが、反強磁性的に結合するように、より好適には、反強磁性的な交換結合によって結合されるように形成されていることが好適である。

【0023】

当該MRAMが、更に、前記第1方向に延設された第2配線（51、52、75）と、強磁性体で形成され、第1方向に延設され、且つ、第2配線の表面の少なくとも一部を被覆する第2ヨーク層とを備えている場合、前記磁界制御構造体は、第1ヨーク層と第2ヨーク層とを磁氣的に結合する磁性体部材（55a、55b、56a、56b、77）を含むことが好適である。

【0024】

例えば、第2配線が、第1方向と垂直な第2方向において第1配線に隣接する場合、該磁性体部材は、第1ヨーク層の一端と、第2ヨーク層の一端とを磁氣的に結合する第1磁性体部材（55a、56a）と、第1ヨーク層の他端と、第2ヨーク層の他端とを磁氣的に結合する第2磁性体部材（55b、56b）とを含むことが好適である（図20参照）。このような構造は、第1ヨーク層、第2ヨーク層、第1磁性体部材（55a、56a）、及び第2磁性体部材（55b、56b）に閉磁路を構成させてバイアス磁界を循環させ、第1ヨーク層及び第2ヨ

ーク層が第1方向の端から放出するバイアス磁界が磁気抵抗素子に鎖交することを有効に防止する。

【0025】

第1配線と第2配線とは、それぞれ、単一であると限定して解釈されてはならない(図28参照)。3以上の配線を被覆するヨーク層が、第1磁性体部材(55a、56a)及び第2磁性体部材(55b、56b)に磁氣的に結合し得ると解釈されなくてはならない。

【0026】

この場合、当該MRAMは、更に、第1磁性体部材(55a、56a)と第2磁性体部材(55b、56b)との間に介設された第3磁性体部材(55c、56c)と、磁気抵抗素子に対して前記第3磁性体部材の反対側に位置し、且つ、前記第1磁性体部材と前記第2磁性体部材との間に介設された第4磁性体部材(55d、56d)とを備えていることが好適である(図29参照)。第3磁性体部材(55c、56c)と第4磁性体部材(55d、56d)とは、第1ヨーク層及び第2ヨーク層が発生するバイアス磁界の循環を促進し、該バイアス磁界が磁気抵抗素子に鎖交することを有効に防止する。

【0027】

また、このような構成は、第2配線(75)が、第1配線(73)に、第1方向(x軸方向)において隣接する場合にも適用可能である(図30参照)。

【0028】

当該MRAMが、更に、第1方向(x軸方向)に延設され、第1配線(73)に第1方向(x軸方向)において隣接する第2配線(75)と、強磁性体で形成され、前記第1方向に延設され、且つ、前記第2配線の表面の少なくとも一部を被覆する第2ヨーク層(79)とを備えている場合(図33参照)、第2ヨーク層(79)は、第1ヨーク層(78)と磁氣的に結合する程度に第1ヨーク層(78)に近接して設けられることにより、上記の磁界制御構造体として機能することが可能である。

【0029】

本発明の更に他の観点において、MRAMは、磁気抵抗素子(83)と、磁気

抵抗素子 (83) にデータを書き込むための書き込み電流が流される配線 (81、82) と、強磁性体で形成され、前記配線が延伸する方向に延設され、且つ、前記配線の表面の少なくとも一部を被覆するヨーク層 (図示されない) とを備えている。該ヨーク層の端 (81a、82a) は、該端 (81a、82a) から放射される磁界が磁気抵抗素子 (83) の特性に実質的に影響を及ぼさない程度に充分に離されている。

【0030】

より定量的には、磁気抵抗素子 (83) のうちヨーク層の端 (81a、82a) に最近接するものを最近接磁気抵抗素子と呼ぶとき、該ヨーク層の端 (81a、82a) は、端 (81a、82a) に生じる磁極が最近接磁気抵抗素子に鎖交させる磁界が、前記磁気抵抗素子の自由強磁性層の真性の抗磁界の5分の1以下になる程度に、前記最近接磁気抵抗素子から離れて位置することが好適である。自由強磁性層の真性の抗磁界とは、該自由強磁性層の磁気異方性の向きと垂直な方向に磁界が印加されていないときの、該自由強磁性層の抗磁界を意味する。ヨーク層の端 (81a、82a) から最近接磁気抵抗素子の距離が離されることにより、ヨーク層の端 (81a、82a) に生じる磁極が磁気抵抗素子に鎖交させる磁界が小さくなる。

【0031】

本発明の更に他の観点において、MRAMは、第1方向 (x軸方向) に延設された複数の第1配線 (81) と、第1方向 (x軸方向) と異なる第2方向 (y軸方向) に延設された複数の第2配線 (82) と、第1配線 (81) のそれぞれの少なくとも一部を被覆する第1ヨーク層 (図示されない) と、第1配線 (81) と第2配線 (82) とが交差する交点のそれぞれに配置された磁気抵抗素子 (83) とを備えている。第1ヨーク層の第1方向における第1端 (81a) は、第1端 (81a) に最近接する最近接磁気抵抗素子から第1端 (81a) への距離が、第2配線の最小ピッチ (d_x) 以上であるように最近接磁気抵抗素子から離れて位置する。第1ヨーク層の端 (81a) から最近接磁気抵抗素子の距離が離されることにより、第1ヨーク層の端 (81a) に生じる磁極が磁気抵抗素子に鎖交させる磁界が小さくなる。

【0032】

当該MRAMが、第2配線(82)のそれぞれの少なくとも一部を被覆する第2ヨーク層(図示されない)を有する場合、第2ヨーク層の第2方向における第2端(82a)は、第1端(82a)に最近接する最近接磁気抵抗素子から第1端(82a)への距離が、第1配線(81)の最小ピッチ(d_y)以上であるように最近接磁気抵抗素子から離れて位置する。第2ヨーク層の端(82a)から最近接磁気抵抗素子の距離が離されることにより、第2ヨーク層の端(82a)に生じる磁極が磁気抵抗素子に鎖交させる磁界が小さくなる。

【0033】

【発明の実施の形態】

以下、添付図面を参照しながら、本発明によるMRAMの実施の形態を説明する。

【0034】

(実施の第1形態)

実施の第1形態では、図1に示されているように、上書き込み配線11がx軸方向に延伸するように設けられ、下書き込み配線12がx軸方向と垂直なy軸方向に延伸するように設けられる。磁気抵抗素子13が、上書き込み配線11と下書き込み配線12との交点のそれぞれに設けられる。図2に示されているように、磁気抵抗素子13は、自由強磁性層13aと固定強磁性層13bと、それらの間に介設されたスペーサ層13cとを含んで構成されている。自由強磁性層13aは、メタルキャップ層16を介して上書き込み配線11に電氣的に接続されている。固定強磁性層13bは、下書き込み配線12の上に形成され、下書き込み配線12に電氣的に接続されている。磁気抵抗素子13のそれぞれは、自由強磁性層13aの磁化の方向として1ビットのデータを保持する。磁気抵抗素子13は、y軸方向に長い形状に形成され、磁気抵抗素子13の磁気異方性は、y軸方向に平行に向けられている。

【0035】

図2に示されているように、上書き込み配線11は、導体の上面及び側面は、ヨーク層14によって被覆され、図3に示されているように、下書き込み配線1

2の底面及び側面は、ヨーク層15によって被覆される。ヨーク層14、15は、いずれも、磁氣的にソフトな強磁性体で形成される。図3に示されているように、ヨーク層14は、そのx軸方向における端14a、14bが、上書き込み配線11の端11a、11bにそれぞれ位置整合するように形成される。更に、図2に示されているように、ヨーク層15は、そのy軸方向における端15a、15bが、下書き込み配線12の端12a、12bにそれぞれ位置整合するように形成される。従って、ヨーク層14はx軸方向に長い形状を有し、ヨーク層15は、y軸方向に長い形状を有する。

【0036】

図3に示されているように、ヨーク層14は、その形状異方性により、x軸方向にバイアス磁界 H_x を発生する。x軸方向に長いヨーク層の形状異方性により、ヨーク層14の磁化はx軸方向に向けられる。この磁化により、ヨーク層14の端14a、14bには磁極が発生し、その磁極により、x軸方向にバイアス磁界が発生される。

【0037】

ヨーク層14の端14a、14bに発生する磁極がx軸方向に放射する磁界は、ヨーク層14の端14a、14bに近い磁気抵抗素子13に記憶されるデータの熱擾乱に対する耐性を弱める。磁気抵抗素子13のそれぞれにx軸方向に印加されるバイアス磁界 H_x の強さは、ヨーク層14の端14a、14bからの距離が近いほど強い。更に、ある磁気抵抗素子13の抗磁界（反転磁界）は、その磁気抵抗素子13に印加されるバイアス磁界 H_x が強いほど小さくなる。従って、ヨーク層14の端14a、14bに近いほど、磁気抵抗素子13の抗磁界は弱くなり、従って、その磁気抵抗素子13の熱擾乱に対する耐性は弱くなる。

【0038】

ヨーク層14の端14a、14bからの距離が近い磁気抵抗素子13の熱擾乱に対する耐性を補強するために、ヨーク層14の端14a、14bに近い磁気抵抗素子13（即ち、上書き込み配線11の端11a、11bに近い磁気抵抗素子13）は、端14a、14bから遠い磁気抵抗素子13よりも、強い磁気異方性が与えられる。より数学的に表現すれば、ある磁気抵抗素子13の磁気異方性は

、ヨーク層 14 の 2 の端 14 a、14 b のうち、その磁気抵抗素子 13 に近い方の端からの距離の逆数に対して広義に単調に増加するように定められる。ヨーク層 14 の端 14 a、14 b に近い磁気抵抗素子 13 に大きな磁気異方性が与えられることにより、強いバイアス磁界の印加による磁気抵抗素子 13 の熱擾乱に対する耐性の低下がキャンセルされる。

【0039】

ヨーク層 14 の端 14 a、14 b に近いほど強い磁気異方性を磁気抵抗素子 13 に与えるために、図 1 に示されているように、ヨーク層 14 の端 14 a、14 b に近い磁気抵抗素子 13 は、ヨーク層 14 の端 14 a、14 b から遠い磁気抵抗素子 13 よりも y 軸方向に細長く形成される。即ち、磁気抵抗素子 13 の y 軸方向の幅 w 及び x 軸方向の長さ L を用いて磁気抵抗素子 13 の縦横比 R を下記式：

$$R = L / w、$$

によって定義したとき、磁気抵抗素子 13 のそれぞれは、ヨーク層 14 の端 14 a、14 b のうちの近い一端からの磁気抵抗素子 13 の距離 d の逆数に対して、磁気抵抗素子 13 の縦横比 R が広義に単調に増加するような形状に形成されている。図 1 では、ヨーク層 14 の端 14 a、14 b に最も近い磁気抵抗素子 13 は、その縦横比 R が、他の磁気抵抗素子 13 の縦横比 R よりも大きくなるような形状に形成されている。ただし、磁気抵抗素子 13 の抵抗を実質的に同一にするために、磁気抵抗素子 13 の面積（即ち、スペーサ層 13 c が、自由強磁性層 13 a に接合する面の面積）は、いずれの磁気抵抗素子 13 でも実質的に同一にされる。このような磁気抵抗素子 13 の形状は、ヨーク層 14 によって x 軸方向に発生されるバイアス磁界に起因する熱擾乱に対する耐性の減少を補償する。

【0040】

このように、本実施の形態では、ヨーク層 14 が x 軸方向に発生するバイアス磁界による熱擾乱の低下がキャンセルされ、MRAM の動作の信頼性が向上される。

【0041】

(実施の第 2 形態)

実施の第2形態では、図4に示されているように、複数の上書き込み配線21がx軸方向に延設され、複数の下書き込み配線22がx軸方向に延設される。図5に示されているように、磁気抵抗素子23が、上書き込み配線21と下書き込み配線22との交点のそれぞれに配置される。磁気抵抗素子23は、行列に並んで配置され、メモリセルアレイを構成する。磁気抵抗素子23は、自由強磁性層（図示されない）と固定強磁性層（図示されない）と、それらの間に介設されたスペーサ層（図示されない）とを含む。磁気抵抗素子23のそれぞれは、自由強磁性層の磁化の方向として1ビットのデータを記憶する。

【0042】

図5に示されているように、上書き込み配線21の上面と側面とは、強磁性体で形成されたヨーク層24で被覆される。図6に示されているように、ヨーク層24の端24a、24bは、上書き込み配線21の端21a、21bとそれぞれ位置整合している。x軸方向に長いヨーク層24の形状は、ヨーク層24の磁化をx軸方向に向かせ、ヨーク層24にx軸方向のバイアス磁界を発生させる。

【0043】

同様に、下書き込み配線22の底面と側面とは、強磁性体で形成されたヨーク層25で被覆される。図5に示されているように、ヨーク層25の端25a、25bは、下書き込み配線22の端22a、22bと位置整合している。y軸方向に長いヨーク層25の形状は、ヨーク層25の磁化をy軸方向に向かせ、ヨーク層25にy軸方向のバイアス磁界を発生させる。

【0044】

図4に示されているように、磁気抵抗素子23で構成されるメモリセルアレイをxy平面に平行な平面内で取り囲むように、磁性体膜を含む磁気遮蔽構造体26が形成されている。図5に示されているように、磁気遮蔽構造体26は、上書き込み配線21の下方、且つ、下書き込み配線22の上方に形成されている。図6に示されているように、磁気遮蔽構造体26は、上書き込み配線21の端21a、21b（即ち、ヨーク層24の端24a、24b）と磁気抵抗素子23のアレイとの間を通過している。更に磁気遮蔽構造体26は、図5に示されているように、下書き込み配線22の端22a、22bと磁気抵抗素子23のアレイとの

間を通過している。このような構造を有する磁気遮蔽構造体 26 は、ヨーク層 24 及びヨーク層 25 が発生するバイアス磁界をその内部に誘導し、該バイアス磁界が磁気抵抗素子 23 に鎖交することを妨げる。かかる作用に、磁気遮蔽構造体 26 は、磁気抵抗素子 23 に印加されるバイアス磁界を有効に減少する。

【0045】

磁気抵抗素子 23 に印加されるバイアス磁界をより減少するためには、磁気遮蔽構造体 26 は、上書き込み配線 21 の端 21a、21b 及び下書き込み配線 22 の端 22a、22b に対して凸になるように、且つ、上書き込み配線 21 及び下書き込み配線 22 に対して斜めに交差するように形成されていることが好適である。このような磁気遮蔽構造体 26 の構造は、ヨーク層 24 及びヨーク層 25 が発生するバイアス磁界を、より多く磁気遮蔽構造体 26 の内部に通過させ、磁気抵抗素子 23 に印加されるバイアス磁界の減少に有効である。

【0046】

例えば、図 7 に示されているように、磁気遮蔽構造体 26 のうちの部分 26a、26b の遮蔽効果について考察する。バイアス磁界 H は、部分 26a、26b に向かう方向に印加される。部分 26a、26b は、バイアス磁界 H の上流側に向かって凸になるように V 字型をなすように配設された板材であり、部分 26a、26b は、幅 $1\ \mu\text{m}$ 、厚さ $50\ \text{nm}$ の NiFe で形成されている。バイアス磁界 H の下流側の、部分 26a、26b からの距離が $3\ \mu\text{m}$ の位置における磁界の大きさは、磁気遮蔽構造体 26 がない場合の磁界の 3 分の 1 以下になる。更に、部分 26a、26b からの距離が $5\ \mu\text{m}$ の位置における磁界の大きさは、磁気遮蔽構造体 26 がない場合の磁界の約 60% になる。

【0047】

本実施の形態において、磁気遮蔽構造体 26 が磁気抵抗素子 23 の少なくとも一部と同一の積層構造で構成されていることは、当該 MRAM の製造工程の簡略化できる点で好適である。例えば、磁気遮蔽構造体 26 は、固定強磁性層、自由強磁性層、及びスペーサ層を含む磁気抵抗素子 23 のうちの、固定強磁性層と同一の積層構造で形成され得る。また、磁気遮蔽構造体 26 は、固定強磁性層、自由強磁性層、及びスペーサ層と同一の積層構造で形成され得る。

【0048】

更に本実施の形態において、図8に示されているように、磁気遮蔽構造体26は、下書き込み配線22の上面に接合して配置され得る。かかる構造は、磁気遮蔽構造体26が磁気抵抗素子23の少なくとも一部と同一の積層構造で構成され、且つ、磁気抵抗素子23が下書き込み配線22の上面に接合して形成される場合に好適である。磁気遮蔽構造体26が下書き込み配線22の上面に接合して配置される場合、図9に示されているように、磁気遮蔽構造体26に、下書き込み配線22の間に位置するスリット26cが形成される。スリット26cにより、隣接する下書き込み配線22の間の絶縁が保たれる。スリット26cの幅は、下書き込み配線22の間の絶縁が保たれる範囲でなるべく小さく選ばれる。

【0049】

更に、図10に示されているように、磁気遮蔽構造体26は、上書き込み配線21の下面に接合して配置され得る。かかる構造は、磁気遮蔽構造体26が磁気抵抗素子23の少なくとも一部と同一の積層構造で構成され、且つ、磁気抵抗素子23が上書き込み配線21の下面に接合して形成される場合に好適である。磁気遮蔽構造体26が上書き込み配線21の下面に接合して配置される場合、図11に示されているように、磁気遮蔽構造体26に、上書き込み配線21の間に位置するスリット26dが設けられる。スリット26dにより、隣接する上書き込み配線21の間の絶縁が保たれる。スリット26dの幅は、上書き込み配線21の間の絶縁が保たれる範囲でなるべく小さく選ばれる。

【0050】

更に本実施の形態において、更に、図12、及び図13に示されているように、磁気遮蔽構造体26の代わりに、ヨーク層28で被覆された磁気遮蔽用配線27と、ヨーク層30で被覆された磁気遮蔽用配線29が形成され得る。図14に示されているように、磁気遮蔽用配線27及びヨーク層28は、x軸方向に延設され、磁気遮蔽用配線29及びヨーク層30は、y軸方向に延設される。磁気遮蔽用配線27、29は、磁気抵抗素子23にデータを書き込むためには使用されない。磁気遮蔽用配線27、及びヨーク層28は、図12に示されているように、上書き込み配線21及びヨーク層24と同一の構造を有し、且つ、下書き込み

配線 22 の端 22 a、22 b と上書き込み配線 21 のアレイとの間に設けられる。磁気遮蔽用配線 29、及びヨーク層 30 は、図 13 に示されているように、下書き込み配線 22 及びヨーク層 25 と同一の構造を有し、且つ、上書き込み配線 21 の端 21 a、21 b と下書き込み配線 22 のアレイとの間に設けられる。磁気遮蔽用配線 27 の側面及び上面に設けられたヨーク層 28 は、ヨーク層 25 によって y 軸方向に生成されるバイアス磁界をその内部に誘導し、磁気抵抗素子 23 に鎖交することを効果的に防止する。更に、磁気遮蔽用配線 29 の側面及び上面に設けられたヨーク層 20 は、ヨーク層 24 によって x 軸方向に生成されるバイアス磁界をその内部に誘導し、磁気抵抗素子 23 に鎖交することを効果的に防止する。

【0051】

更に本実施の形態において、図 15 に示されているように、磁気遮蔽構造体 26 に加えて、ヨーク層 28 で被覆された磁気遮蔽用配線 27 が形成され、更に、図 16 に示されているように、ヨーク層 30 で被覆された磁気遮蔽用配線 29 が形成され得る。磁気遮蔽構造体 26 とヨーク層 28 との使用は、ヨーク層 25 によって y 軸方向に生成されるバイアス磁界が磁気抵抗素子 23 に鎖交することを一層効果的に防止する。更に、磁気遮蔽構造体 26 とヨーク層 30 との使用は、ヨーク層 24 によって x 軸方向に生成されるバイアス磁界が磁気抵抗素子 23 に鎖交することを一層効果的に防止する。

【0052】

(実施の第 3 形態)

図 17 及び図 18 は、本発明の実施の第 3 形態における MRAM を示す。実施の第 3 形態では、ヨーク層の一端に生じる磁極が発生する磁界が、そのヨーク層の他の端に誘導され、これにより、磁気抵抗素子に印加されるバイアス磁界が減少されている。

【0053】

実施の第 3 形態では、図 18 に示されているように、側面及び上面がヨーク層 42 によって被覆された上書き込み配線 41 が x 軸方向に延設され、図 17 に示されているように、側面及び下面がヨーク層 44 によって被覆された下書き込み

配線 4 3 が y 軸方向に延設される。ヨーク層 4 2 及びヨーク層 4 4 は、NiFe のような導電性の強磁性体で形成される。磁気抵抗素子 4 5 が、上書き込み配線 4 1 と下書き込み配線 4 2 とが交差する位置のそれぞれに設けられる。

【0054】

図 1 7 に示されているように、上書き込み配線 4 1 を被覆するヨーク層 4 2 の側面及び上面は、スペーサ層 4 7 で被覆され、そのスペーサ層 4 7 の側面及び上面は、強磁性体で形成された磁性体層 4 8 で被覆される。図 1 8 を参照して、磁性体層 4 8 の x 軸方向における 2 つの端は、ヨーク層 4 2 の 2 つの端とそれぞれ位置整合 (aligned) される。x 軸方向に延設された上書き込み配線 4 1 を被覆するヨーク層 4 2 及び磁性体層 4 8 は、その形状が x 軸方向に長い。従って、ヨーク層 4 2 及び磁性体層 4 8 の磁化は、形状異方性によって x 軸方向に向く。x 軸方向に向けられた磁化は、ヨーク層 4 2 及び磁性体層 4 8 の x 軸方向の端に磁極を発生させる。

【0055】

図 1 8 を参照して、ヨーク層 4 2 の端の磁極が放出する磁界が磁気抵抗素子 4 5 に印加されることを防ぐために、ヨーク層 4 2 の磁化は、磁性体層 4 8 の磁化と逆方向に向けられる。これは、ヨーク層 4 2 の一端の磁極が発生した磁界の多くを、磁性体層 4 8 を通じてヨーク層 4 2 の他端に循環させ、ヨーク層 4 2 の端に生じる磁極が放出するバイアス磁界が磁気抵抗素子 4 5 に印加されることを効果的に防ぐ。

【0056】

例えば、ヨーク層 4 2 が 50 nm の NiFe 膜で形成され、磁性体層 4 8 が 50 nm の NiFe 膜で形成され、スペーサ層 4 7 が厚さ 20 nm の絶縁体で形成されているとする。この場合、磁性体層 4 8 が形成されることにより、ヨーク層 4 2 によって磁気抵抗素子 4 5 に印加されるバイアス磁界の強さは 50 分の 1 以下になる。

【0057】

ヨーク層 4 2 の磁化を、磁性体層 4 8 の磁化と逆方向に向けるために、スペーサ層 4 7 は、ヨーク層 4 2 と磁性体層 4 8 とが磁氣的に強磁性的に結合しないよ

うに設計される。スペーサ層 47 の設計が不適切であると、ヨーク層 42 と磁性体層 48 とが交換結合によって強磁性的に結合し得る。ヨーク層 42 と磁性体層 48 との間の強磁性的な結合は、ヨーク層 42 の磁化を磁性体層 48 の磁化と同一方向に向けるため好ましくない。

【0058】

好適には、スペーサ層 47 は、ヨーク層 42 と磁性体層 48 とが反強磁性的に結合するように設計される。スペーサ層 47 の材料と厚さを最適化することによってヨーク層 42 と磁性体層 48 とを反強磁性体的に結合させることができることは、当業者には、自明的である。スペーサ層 47 は、ヨーク層 42 と磁性体層 48 とが反強磁性的な交換結合によって磁氣的に結合するように設計されることが好適である。

【0059】

スペーサ層 47 は、絶縁体と導電体とのいずれで形成されることも可能である。ただし、上書き込み配線 41 に流される書き込み電流が磁気抵抗素子 45 に印加する磁界を大きくするためには、スペーサ層 47 は、絶縁体で形成されることが好適である。スペーサ層 47 が絶縁体で形成されることにより、書き込み電流が流れる配線（即ち、上書き込み配線 41 及びヨーク層 42）の実効的な太さが小さくなり、磁気抵抗素子 45 に印加される磁界が増大する。

【0060】

ヨーク層 42 の磁化を、磁性体層 48 の磁化と逆方向に向けることを容易にするために、ヨーク層 42 と磁性体層 48 とは、それらの抗磁界が異なるように設計される。ヨーク層 42 と磁性体層 48 との抗磁界が異なることは、外部磁界の印加によってヨーク層 42 と磁性体層 48 との磁化を逆向きにすることを可能にする。例えば、ヨーク層 42 の抗磁界が、磁性体層 48 の抗磁界よりも大きいとしよう。この場合、ヨーク層 42 と磁性体層 48 との両方の抗磁界のよりも大きい第 1 磁界を x 軸方向に平行に印加した後、磁性体層 48 の抗磁界よりも大きく、ヨーク層 42 の抗磁界よりも小さい第 2 磁界を、第 1 磁界と逆の方向に印加することにより、ヨーク層 42 の磁化を、磁性体層 48 の磁化とを逆方向に向けることが出来る。

【0061】

ヨーク層 44、スペーサ層 49、及び磁性体層 50 も、ヨーク層 42、スペーサ層 47、及び磁性体層 48 と同様に構成される。図 18 に示されているように、下書き込み配線 43 を被覆するヨーク層 44 の側面及び上面は、スペーサ層 49 で被覆され、そのスペーサ層 49 の側面及び上面は、強磁性体で形成された磁性体層 50 で被覆される。図 17 を参照して、磁性体層 50 の y 軸方向における 2 つの端は、ヨーク層 44 の 2 つの端とそれぞれ位置整合される。y 軸方向に延設された上書き込み配線 41 を被覆するヨーク層 44 及び磁性体層 50 は、その形状が x 軸方向に長い。従って、ヨーク層 44 及び磁性体層 50 の磁化は、形状異方性によって y 軸方向に向く。y 軸方向に向けられた磁化は、ヨーク層 44 及び磁性体層 50 の y 軸方向の端に磁極を発生させる。

【0062】

図 18 を参照して、ヨーク層 44 の端の磁極が放出する磁界が磁気抵抗素子 45 に印加されることを防ぐために、ヨーク層 44 の磁化は、磁性体層 50 の磁化と逆方向に向けられる。これは、ヨーク層 44 の一端の磁極が発生した磁界の多くを、磁性体層 50 を通じてヨーク層 44 の他端に循環させ、ヨーク層 44 の端に生じる磁極が放出する磁界が磁気抵抗素子 45 に印加されることを効果的に防ぐ。

【0063】

ヨーク層 44 の磁化を、磁性体層 50 の磁化と逆方向に向けるために、スペーサ層 49 は、ヨーク層 44 と磁性体層 50 とが磁氣的に強磁性体的に結合しないように、好適には、ヨーク層 44 と磁性体層 49 とが反強磁性体的に結合するように設計される。

【0064】

スペーサ層 49 は、絶縁体と導電体とのいずれで形成されることも可能である。ただし、下書き込み配線 41 に書き込み電流が流されたときに磁気抵抗素子 45 に印加する磁界を大きくするためには、スペーサ層 49 は、絶縁体で形成されることが好適である。

【0065】

ヨーク層 44 の磁化を、磁性体層 50 の磁化とを逆方向に向けることを容易にするために、ヨーク層 44 と磁性体層 50 とは、それらの抗磁界が異なるように設計される。ヨーク層 55 と磁性体層 50 との抗磁界が異なることは、外部磁界の印加によってヨーク層 44 と磁性体層 50 との磁化を逆向きにすることを可能にする。例えば、ヨーク層 44 の抗磁界が、磁性体層 50 の抗磁界よりも大きい場合、ヨーク層 44 と磁性体層 50 との両方の抗磁界のよりも大きい第 1 磁界を y 軸方向に平行に印加した後、磁性体層 50 の抗磁界よりも大きく、ヨーク層 44 の抗磁界よりも小さい第 2 磁界を、第 1 磁界と逆の方向に印加することにより、ヨーク層 44 の磁化を、磁性体層 50 の磁化とを逆方向に向けることが出来る。

【0066】

このように、本実施の形態の MRAM の構造は、磁性体層 48 及び磁性体層 50 を、それぞれヨーク層 42 及びヨーク層 44 と磁氣的に結合させ、バイアス磁界が磁気抵抗素子 45 に印加されることを有効に防止する。

【0067】

本実施の形態において、図 19 に示されているように、スペーサ層 47 が絶縁体である場合には、スペーサ層 47 及び磁性体層 48 が、上書き込み配線 41 のそれぞれに対応して設けられる代わりに、全ての上書き込み配線 41 及びヨーク層 43 を被覆するように形成されることが可能である。図 19 に示されている構造は、磁性体層 48' の形成が容易であるため有利である。同様に、スペーサ層 49 が絶縁体である場合には、スペーサ層 49 及び磁性体層 50 は、下書き込み配線 43 のそれぞれに対応して設けられるのではなく、一体に形成されることが可能である。

【0068】

(実施の第 4 形態)

図 20 は、本発明による MRAM の実施の第 4 形態を示す。実施の第 4 形態では、一の下書き込み配線を被覆するヨーク層の端から放射される磁界が、他の下書き込み配線を被覆するヨーク層の端に誘導され、該磁界が、磁気抵抗素子を鎖交しないように循環される。これにより、磁気抵抗素子に印加されるバイアス磁界が

減少されている。

【0069】

より詳細には、実施の第4形態では、側面及び上面がヨーク層によって被覆された上書き込み配線51がx軸方向に延設され、側面及び下面がヨーク層によって被覆された下書き込み配線52がy軸方向に延設される。図を見やすくするために、ヨーク層は、図20には図示されていない。ヨーク層は、NiFeのような導電性の強磁性体で形成される。磁気抵抗素子（図示されない）が、上書き込み配線51と下書き込み配線52とが交差する位置のそれぞれに設けられる。y軸方向に隣接する2本の上書き込み配線51は、配線組53を構成し、x軸方向に隣接する2本の下書き込み配線52は、配線組54を構成する。

【0070】

導電性の磁性体膜55aが、一の配線組53に含まれる2本の上書き込み配線51の第1端51aにオーバーラップするように設けられ、導電性の磁性体膜55bが、該一の配線組53に含まれる2本の上書き込み配線51の第2端51bにオーバーラップするように設けられる。図21は、上書き込み配線51の第1端51a（及び第2端51b）の近傍の構造を示す断面図である。上書き込み配線51の上面及び側面がヨーク層57によって被覆されている。上書き込み配線51aの第1端51a（及び第2端51b）とヨーク層57とは、絶縁膜58によって被覆され、磁性体膜55a、55bは、その絶縁膜58の上に設けられる。絶縁膜58は、2本の上書き込み配線51を電氣的に絶縁する。ヨーク層57のx軸方向の端は、絶縁膜58を挟んで磁性体膜55a、55bに対向する。

【0071】

このような構造は、ヨーク層57と磁性体膜55a、55bとを磁氣的に結合させる。上書き込み配線51を被覆するヨーク層57は、x軸方向に長い形状を有しており、ヨーク層57の磁化は、形状異方性に起因してx軸方向に平行に向く。従って、ヨーク層57のx軸方向の端には磁極が発生する。ヨーク層57の端は、磁性体膜55a、55bに対向するから、ヨーク層57の端に発生する磁極は、磁性体膜55a、55bと磁氣的に結合する。

【0072】

同様に、図 20 に示されているように、導電性の磁性体膜 56a が一の配線組 54 に含まれる 2 本の下書き込み配線 52 の第 1 端 52a にオーバーラップするように設けられ、導電性の磁性体膜 56b が、該一の配線組 54 に含まれる 2 本の下書き込み配線 52 の第 2 端 52b にオーバーラップするように設けられる。図 22 は、下書き込み配線 52 の第 1 端 52a (及び第 2 端 52b) の近傍の構造を示す断面図である。下書き込み配線 52 は、層間絶縁膜 59 に設けられた溝に埋め込まれる。下書き込み配線 52 の下面及び側面は、ヨーク層 60 によって被覆される。下書き込み配線 52 の y 軸方向の端も、ヨーク層 60 によって被覆されることに留意されるべきである。即ち、ヨーク層 60 は、下書き込み配線 52 の下面に接する下面被覆部分 60a と、下書き込み配線 52 の y 軸方向の端を被覆する端部分 60b とを含む。下書き込み配線 52、層間絶縁膜 59、及びヨーク層 60 は、絶縁膜 61 によって被覆される。磁性体膜 56a、56b は、その絶縁膜 61 の上に形成される。絶縁膜 61 は、該 2 本の下書き込み配線 52 を電氣的に絶縁する。ヨーク層 60 の端部分 60b の上端は、絶縁膜 61 を挟んで磁性体膜 56a (及び 56b) に対向する。

【0073】

このような構造は、ヨーク層 60 と磁性体膜 56a、56b とを磁氣的に結合させる。下書き込み配線 52 を被覆するヨーク層 60 の下面被覆部分 60a は、x 軸方向に長い形状を有しており、下面被覆部分 60a の磁化は、形状異方性に起因して x 軸方向に平行に向く。更に、ヨーク層 60 の端部分 60b が上方向 (z 軸方向) に延伸するため、端部分 60b の磁化は、z 軸方向に向く。従って、ヨーク層 60 の端部分 60b の上端に磁極が発生する。ヨーク層 60 の端部分 60b の上端は、磁性体膜 56a (及び 56b) に対向するから、ヨーク層 60 の端部分 60b の上端に発生する磁界は、磁性体膜 56a、56b と磁氣的に結合する。

【0074】

図 20 を参照して、一の配線組 53 の上書き込み配線 51 を被覆する 2 つのヨーク層 57 の磁化は、互いに、逆向きに向けられている。これは、ヨーク層 57 が発生するバイアス磁界を循環させ、磁気抵抗素子に鎖交することを防ぐ。ヨー

ク層 57 は、磁性体膜 55a、及び 55b に磁氣的に結合しているため、一の配線組 53 に含まれる 2 つのヨーク層 57 の一方が発生するバイアス磁界の実質的に全ては、磁性体膜 55a、55b を介して、他のヨーク層 57 に誘導される。これは、ヨーク層 57 と磁性体膜 55a、55b とが、実質的に、閉磁路を構成することを意味する。従って、ヨーク層 57 が発生するバイアス磁界は、実質的に、磁気抵抗素子に鎖交しない。

【0075】

同様に、一の配線組 54 の下書き込み配線 52 を被覆する 2 つのヨーク層 60 の磁化は、互いに、逆向きに向けられる。これは、ヨーク層 60 が発生するバイアス磁界を循環させ、磁気抵抗素子に鎖交することを防ぐ。ヨーク層 60 は、磁性体膜 55a、及び 55b に磁氣的に結合しているため、一の配線組 54 に含まれる 2 つのヨーク層 60 の一方が発生するバイアス磁界の実質的に全ては、磁性体膜 56a、56b を介して、他のヨーク層 60 に誘導される。これは、ヨーク層 60 と磁性体膜 56a、56b とが、実質的に、閉磁路を構成することを意味する。従って、ヨーク層 60 が発生するバイアス磁界は、実質的に、磁気抵抗素子に鎖交しない。

【0076】

一の配線組 53 に含まれる 2 本の上書き込み配線 51 を被覆する 2 つのヨーク層 57 の磁化は、下記の工程によって互いに逆方向に向けられることが可能である。図 20 に示されている MRAM が形成された後、当該 MRAM は、ヨーク層 57 のキュリー点よりも高い温度で熱処理される。一の配線組 53 の上書き込み配線 51 を被覆する 2 つのヨーク層 57 の磁化が反対である場合に磁化のポテンシャルエネルギーが最小になるため、当該 MRAM の温度が常温に戻されることにより、一の配線組 53 の上書き込み配線 51 を被覆する 2 つのヨーク層 57 の磁化は、自発的に逆向きに向く。

【0077】

一の配線組 54 に含まれる 2 本の下書き込み配線 52 を被覆する 2 つのヨーク層 60 の磁化も、同様に、互いに逆方向に向けられることが可能である。

【0078】

このように、本実施の形態のMRAMは、上書き込み配線51及び下書き込み配線52をそれぞれに被覆するヨーク層57、60が発生するバイアス磁界が閉磁路に閉じ込められ、該バイアス磁界が磁気抵抗素子に鎖交することが防がれている。

【0079】

本実施の形態において、上書き込み配線51及び下書き込み配線52の端部の近傍の構造は、様々に変更されうる。

【0080】

図23は、上書き込み配線51の端部の近傍の構造の変形例を示す。図23に示されているように、導電性の磁性体膜55a、55bの代わりに、絶縁性磁性体膜55a'、55b'が使用され得る。この場合、絶縁性磁性体膜55a'、55b'は、ヨーク層57に直接に接して形成され得る。絶縁性磁性体膜55a'、55b'が直接にヨーク層57に接することは、絶縁性磁性体膜55a'、55b'とヨーク層57との磁気的な結合を強め、より完全な閉磁路の形成を可能にする。

【0081】

図24、図25は、下書き込み配線52の端部の近傍の構造の変形例を示している。図24に示されているように、ヨーク層60の端部分60bに面する溝が層間絶縁膜59に形成され、その溝の内面が絶縁膜61によって被覆される。磁性体膜56a、56bは、絶縁膜61の上に、該溝の内面を被覆するように形成される。図25に示されているように、層間絶縁膜59への溝の形成により、磁性体膜56a、56bは、凹部62を有するように形成される。このような構造は、磁性体膜56a、56bとヨーク層60の端部分60bとをより大きな面積で対向させ、磁性体膜56a、56bとヨーク層60との磁気的な結合を強める。これは、より完全な閉磁路の形成を可能にするため好ましい。

【0082】

更に、図26、27に示されているように、導電性の磁性体膜56a、56bの代わりに、絶縁性磁性体膜56a'、56b'が使用され得る。この場合、絶縁性磁性体膜56a'、56b'は、ヨーク層60に直接に接して形成され得る。

。例えば、図 26 に示されているように、絶縁性磁性体膜 56a'、56b' は、絶縁膜 61 に被覆されることが可能である。図 27 に示されているように、絶縁膜 61 がヨーク層 60 の端部分 60a を被覆しないように形成され、絶縁性磁性体膜 56a'、56b' が、ヨーク層 60 の端部分 60a を被覆し、且つ、絶縁膜 61 にオーバーラップするように形成されることが可能である。絶縁性磁性体膜 56a'、56b' が直接にヨーク層 60 に接することは、絶縁性磁性体膜 56a'、56b' とヨーク層 60 との磁気的な結合を強め、より完全な閉磁路の形成を可能にする。

【0083】

図 28 に示されているように、一の配線組 53 に含まれる上書き込み配線 51 の数は、及び一の配線組 54 に含まれる下書き込み配線 52 の数は、2 に限定されない。例えば、一の配線組 53 が、4 本の上書き込み配線 51 によって構成されることが可能であり、一の配線組 54 が、4 本の下書き込み配線 52 によって構成されることが可能である。

【0084】

一の配線組 53 に含まれる上書き込み配線 51 の数が 2 でない場合にも、ヨーク層 57 の磁化の方向は、熱処理によってヨーク層 57、磁性体膜 55a、及び 55b が閉磁路を形成する方向に向けられることが可能である。当該 MRAM がヨーク層 57 のキュリー点よりも高い温度で熱処理された後、当該 MRAM の温度が常温に戻されることにより、ヨーク層 57 の磁化の方向は、ヨーク層 57、磁性体膜 55a、及び 55b が閉磁路を形成する方向に向く。

【0085】

同様に、一の配線組 54 に含まれる下書き込み配線 52 の数が 2 でない場合にもヨーク層 60 の磁化の方向は、熱処理によってヨーク層 60、磁性体膜 56a、及び 56b が閉磁路を形成する方向に向けられることが可能である。

【0086】

更に本実施の形態において、図 29 に示されているように、磁性体膜 55a が全ての上書き込み配線 51 の第 1 端 51a をオーバーラップするように形成され、磁性体膜 55b が全ての第 2 端 51b をオーバーラップするように形成される。

ことが可能である。この場合、磁性体膜 55a と磁性体膜 55b とが、一对の磁性体膜 55c、55d によって連結されることが好適である。磁性体膜 55c、55d は、上書き込み配線 51 のアレイをはさんで互いに対向する位置にある。かかる構造は、上書き込み配線 51 を被覆するヨーク層 57 の端から放射されるバイアス磁界の循環を促進し、該バイアス磁界が磁気抵抗素子に鎖交することをより有効に防止する。

【0087】

同様に、磁性体膜 56a が、全ての下書き込み配線 52 の第 1 端 52a をオーバーラップするように形成され、磁性体膜 56b が、全ての下書き込み配線 52 の第 2 端 52b をオーバーラップするように形成されることが可能である。この場合、磁性体膜 56a と磁性体構造体 56b とが、一对の磁性体膜 56c、56d によって連結されることが好適である。磁性体膜 56c、56d は、下書き込み配線 52 のアレイをはさんで互いに対向する位置にある。かかる構造は、下書き込み配線 52 を被覆するヨーク層 60 の端から放射されるバイアス磁界の循環を促進し、該バイアス磁界が磁気抵抗素子に鎖交することをより有効に防止する。

【0088】

(実施の第 5 形態)

図 30 は、本発明による MRAM の実施の第 5 形態を示す。実施の第 5 形態では、2 つのブロック 71、72 が x 軸方向に隣接して設けられる。ブロック 71 には、側面及び上面がヨーク層によって被覆された上書き込み配線 73 が x 軸方向に延設され、側面及び下面がヨーク層によって被覆された下書き込み配線 74 が y 軸方向に延設される。上書き込み配線 73 と下書き込み配線 74 とが交差する位置のそれぞれには、磁気抵抗素子が設けられる。

【0089】

同様に、ブロック 72 には、側面及び上面がヨーク層によって被覆された上書き込み配線 75 が x 軸方向に延設され、側面及び下面がヨーク層によって被覆された下書き込み配線 76 が y 軸方向に延設される。上書き込み配線 75 と下書き込み配線 76 とが交差する位置のそれぞれには、磁気抵抗素子が設けられる。

【0090】

導電性の磁性体膜 77 が、ブロック 71 の上書き込み配線 73 の端と、ブロック 72 の上書き込み配線 75 の端とをオーバーラップするように設けられる。図 31 は、上書き込み配線 73、75 の端の近傍の構造を示す。上書き込み配線 73、75 は、それぞれ、ヨーク層 78、79 によって被覆される。上書き込み配線 73、75、及びヨーク層 78、79 は、絶縁膜 80 で被覆される。磁性体膜 77 は、絶縁膜 80 の上に形成される。絶縁膜 80 は、上書き込み配線 73、75 を電氣的に絶縁する。磁性体膜 77 は、絶縁膜 80 を介してヨーク層 78、79 と対向し、ヨーク層 78、79 と磁氣的に結合される。

【0091】

磁性体膜 77 は、ブロック 71 の上書き込み配線 73 を被覆するヨーク層 78 と、ブロック 72 の上書き込み配線 75 を被覆するヨーク層 79 とを磁氣的に結合し、磁気抵抗素子に印加されるバイアス磁界を有効に減少する。磁性体膜 77 は、上書き込み配線 73 を被覆するヨーク層 78 が発生するバイアス磁界を、上書き込み配線 75 を被覆するヨーク層 79 に誘導し、又は、上書き込み配線 75 を被覆するヨーク層 79 が発生するバイアス磁界を、上書き込み配線 73 を被覆するヨーク層 78 に誘導する。このような磁性体膜 77 の作用により、ヨーク層 78、79 の磁性体膜 77 に対向する端に生じる磁極が発生する磁界は、磁気抵抗素子に鎖交しない。従って、磁性体膜 77 は、磁気抵抗素子に鎖交するバイアス磁界を有効に減少する。

【0092】

例えば、長さが $100\ \mu\text{m}$ 、幅が $1\ \mu\text{m}$ 、厚さが $0.3\ \mu\text{m}$ である上書き込み配線 73、75 が厚さが $50\ \text{nm}$ であるヨーク層 78、79 によって被覆され、磁性体膜 77 が、厚さ $50\ \text{nm}$ の NiFe で形成され、且つ、厚さ $20\ \text{nm}$ の絶縁膜 80 によって上書き込み配線 73、75 から分離されている場合を考える。この場合、上書き込み配線 73（又は上書き込み配線 75）の磁性体膜 77 の側の端から放出される磁界の実質的に全てが磁性体膜 77 に鎖交し、該磁界の磁気抵抗素子への漏れは見出されない。

【0093】

図 3 2 に示されているように、導電性の磁性体膜 7 7 の代わりに、絶縁性磁性体膜 7 7' が形成され得る。この場合、絶縁性磁性体膜 7 7' は、ヨーク層 7 8、7 9 に直接に接して形成され得る。絶縁性磁性体膜 7 7' が直接にヨーク層 7 8、7 9 に接することは、絶縁性磁性体膜 7 7' とヨーク層 7 8、7 9 との磁気的な結合を強める。

【0094】

本実施の形態において、図 3 3 に示されているように、磁性体構造体 7 7 が設けられる代わりに、ブロック 7 1 の上書き込み配線 7 3 とブロック 7 2 の上書き込み配線 7 5 とが十分に近く配設されることが可能である。上書き込み配線 7 3 と上書き込み配線 7 5 とを十分に近づけることにより、上書き込み配線 7 3 を被覆するヨーク層 7 8 が発生する磁界が、上書き込み配線 7 5 を被覆するヨーク層 7 9 に誘導され、又は、上書き込み配線 7 5 を被覆するヨーク層 7 9 が発生する磁界は、上書き込み配線 7 3 を被覆するヨーク層 7 8 に誘導される。図 3 3 の構造は、図 3 0 に図示されている構造と同様に、磁気抵抗素子に印加されるバイアス磁界を有効に減少する。

【0095】

(実施の第 6 形態)

図 3 4 は、本発明による MRAM の実施の第 6 形態を示す。側面及び上面がヨーク層によって被覆された上書き込み配線 8 1 が x 軸方向に延設され、側面及び下面がヨーク層によって被覆された下書き込み配線 8 2 が y 軸方向に延設される。上書き込み配線 8 1 と下書き込み配線 8 2 とが交差する位置のそれぞれには、磁気抵抗素子 8 3 が設けられる。

【0096】

磁気抵抗素子 8 3 に印加されるバイアス磁界を減少するために、上書き込み配線 8 1 及び下書き込み配線 8 2 を被覆するヨーク層の端 8 1 a、8 2 a は、磁気抵抗素子の特性に影響が及ばない程度に十分に遠くに配置される。ヨーク層の端 8 1 a、8 2 a が、磁気抵抗素子から十分に遠く離されることにより、ヨーク層の端に生じる磁極から磁気抵抗素子への距離が十分に増大される。磁極が発生する静磁界の強さは磁極からの距離の 2 乗に反比例するから、ヨーク層の端 8 1 a、

82a から磁気抵抗素子への距離を十分に大きくすることにより、ヨーク層の端から放射される磁界のうち、磁気抵抗素子に鎖交する成分を十分に小さくすることができる。これにより、磁気抵抗素子に印加されるバイアス磁界を、磁気抵抗素子の特性に影響がない程度に減少することが可能である。

【0097】

定量的には、上書き込み配線81を被覆するヨーク層の端81aは、端81aに生じる磁極が端81aに最近接する磁気抵抗素子83に鎖交させるバイアス磁界の大きさが、磁気抵抗素子83の自由強磁性層の真性 (intrinsic) の抗磁界の5分の1以下になる程度に、より好適には、10分の1以下になる程度に、最近接する磁気抵抗素子83から離されることが好適である。ここで、磁気抵抗素子83の自由強磁性層の真性 (intrinsic) の抗磁界とは、該自由強磁性層に、その磁化と垂直な方向に磁界が印加されていないときの抗磁界を意味する。

【0098】

同様に、下書き込み配線82を被覆するヨーク層の端82aは、端82aに生じる磁極が端82aに最近接する磁気抵抗素子83に鎖交させるバイアス磁界の大きさが、磁気抵抗素子83の自由強磁性層の真性 (intrinsic) の抗磁界の5分の1以下になる程度に、より好適には、1.0分の1以下になる程度に、最近接する磁気抵抗素子83から離されることが好適である。

【0099】

また、上書き込み配線81を被覆するヨーク層の端81aは、最近接する磁気抵抗素子83からの距離が、下書き込み配線82の最小ピッチ以上になるように、より好適には、該最小ピッチの3倍以上になるように、最近接する磁気抵抗素子83から離されることが好適である。ここで、下書き込み配線82の最小ピッチとは、下書き込み配線82の中心線の間隔 d_x のうち最小であることを意味する。下書き込み配線82が平行に等間隔に配置されている場合には、最小ピッチとは、下書き込み配線82の間隔に等しい。

【0100】

同様に、下書き込み配線82を被覆するヨーク層の端82aは、最近接する磁気抵抗素子83からの距離が、上書き込み配線81の最小ピッチ以上になるよう

に、より好適には、該ピッチの3倍以上になるように、最近接する磁気抵抗素子83から離されることが好適である。ここで、上書き込み配線81の最小ピッチとは、上書き込み配線81の中心線の間隔 d_y のうち最小であるものを意味する。上書き込み配線81が平行に等間隔に配置されている場合には、最小ピッチとは、上書き込み配線81の間隔に等しい。

【0101】

このように、ヨーク層の端81a、82aが、磁気抵抗素子83から十分に遠く離されることにより、磁気抵抗素子83に鎖交するバイアス磁界が減少される。例えば、長さが $100\mu\text{m}$ 、幅が $1\mu\text{m}$ 、厚さが $0.3\mu\text{m}$ である上書き込み配線81が、厚さが 50nm のNiFeによって形成されたヨーク層によって被覆される場合について考察する。上書き込み配線81の端からx軸方向に $10\mu\text{m}$ 離れ、上書き込み配線81の下面から $0.1\mu\text{m}$ だけ離れた位置における磁界のx軸方向の成分は、約10(Oe)である。上書き込み配線81の端からx軸方向に $20\mu\text{m}$ 離れ、上書き込み配線81の下面から $0.1\mu\text{m}$ だけ離れた位置における磁界のx軸方向の成分は、約3(Oe)である。上書き込み配線81の端を、 $10\mu\text{m}$ だけ遠くに設けることにより、磁気抵抗素子に印加されるバイアス磁界を、約3分の1に減少することができる。

【0102】

【発明の効果】

本発明により、磁気抵抗素子に磁界を集中させるために配線に設けられたヨークが発生するバイアス磁界が、MRAMの動作に及ぼす影響を抑えるための技術が提供される。

また、本発明により、磁気抵抗素子に磁界を集中させるために配線に設けられたヨークが発生するバイアス磁界を、磁気抵抗素子に印加されにくくする技術が提供される。

【図面の簡単な説明】

【図1】

図1は、本発明によるMRAMの実施の第1形態を示す上面図である。

【図2】

図 2 は、本発明によるMRAMの実施の第 1 形態を示す断面図である。

【図 3】

図 3 は、本発明によるMRAMの実施の第 1 形態を示す断面図である。

【図 4】

図 4 は、本発明によるMRAMの実施の第 2 形態を示す上面図である。

【図 5】

図 5 は、本発明によるMRAMの実施の第 2 形態を示す断面図である。

【図 6】

図 6 は、本発明によるMRAMの実施の第 2 形態を示す断面図である。

【図 7】

図 7 は、磁気遮蔽構造体 26 の作用を示す図である。

【図 8】

図 8 は、実施の第 2 形態のMRAMの変形例を示す断面図である。

【図 9】

図 9 は、実施の第 2 形態のMRAMの変形例を示す平面図である。

【図 10】

図 10 は、実施の第 2 形態のMRAMの他の変形例を示す断面図である。

【図 11】

図 11 は、実施の第 2 形態のMRAMの他の変形例を示す平面図である。

【図 12】

図 12 は、実施の第 2 形態のMRAMの更に他の変形例を示す断面図である。

【図 13】

図 13 は、実施の第 2 形態のMRAMの更に他の変形例を示す断面図である。

【図 14】

図 14 は、実施の第 2 形態のMRAMの更に他の変形例を示す平面図である。

【図 15】

図 15 は、実施の第 2 形態のMRAMの更に他の変形例を示す断面図である。

【図 16】

図 16 は、実施の第 2 形態のMRAMの更に他の変形例を示す断面図である。

【図 1 7】

図 1 7 は、本発明による M R A M の実施の第 3 形態を示す断面図である。

【図 1 8】

図 1 8 は、本発明による M R A M の実施の第 3 形態を示す断面図である。

【図 1 9】

図 1 9 は、本発明による M R A M の実施の第 3 形態の変形例を示す断面図である。

【図 2 0】

図 2 0 は、本発明による M R A M の実施の第 4 形態を示す平面図である。

【図 2 1】

図 2 1 は、本発明による M R A M の実施の第 4 形態を示す断面図である。

【図 2 2】

図 2 2 は、本発明による M R A M の実施の第 4 形態を示す断面図である。

【図 2 3】

図 2 3 は、本発明による M R A M の実施の第 4 形態の変形例を示す断面図である。

【図 2 4】

図 2 4 は、本発明による M R A M の実施の第 4 形態の他の変形例を示す断面図である。

【図 2 5】

図 2 5 は、本発明による M R A M の実施の第 4 形態の他の変形例を示す平面図である。

【図 2 6】

図 2 6 は、本発明による M R A M の実施の第 4 形態の更に他の変形例を示す断面図である。

【図 2 7】

図 2 7 は、本発明による M R A M の実施の第 4 形態の更に他の変形例を示す断面図である。

【図 2 8】

図 28 は、本発明による MRAM の実施の第 4 形態の更に他の変形例を示す平面図である。

【図 29】

図 29 は、本発明による MRAM の実施の第 4 形態の更に他の変形例を示す平面図である。

【図 30】

図 30 は、本発明による実施の第 5 形態の MRAM を示す平面図である。

【図 31】

図 31 は、実施の第 5 形態の MRAM を示す断面図である。

【図 32】

図 32 は、実施の第 5 形態の MRAM の変形例を示す断面図である。

【図 33】

図 33 は、実施の第 5 形態の MRAM の変形例を示す平面図である。

【図 34】


図 34 は、本発明による実施の第 6 形態の MRAM を示す平面図である。

【図 35】

図 35 (a)、(b) は、従来の MRAM を示す断面図である。

【符号の説明】

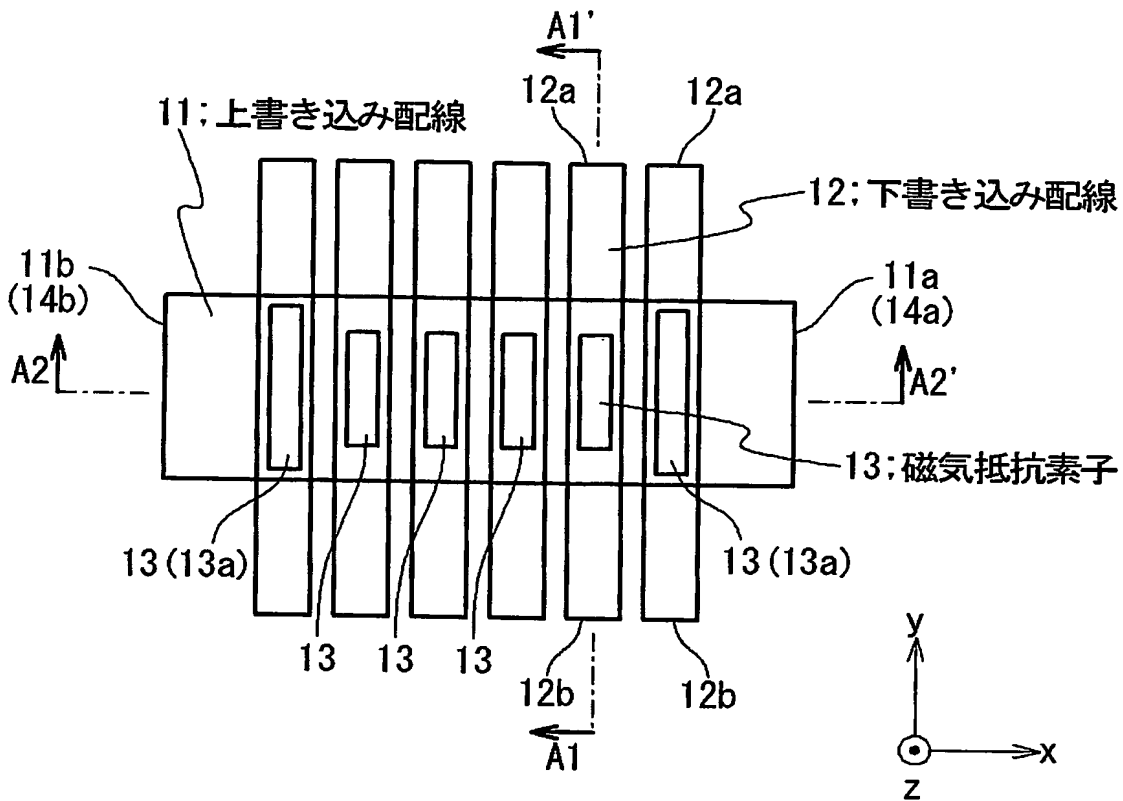
- 11：上書き込み配線
- 12：下書き込み配線
- 13：磁気抵抗素子
- 14、15：ヨーク層
- 16：メタルキャップ層
- 21：上書き込み配線
- 22：下書き込み配線
- 23：磁気抵抗素子
- 24、25：ヨーク層
- 26：磁気遮蔽構造体
- 27、29：磁気遮蔽用配線



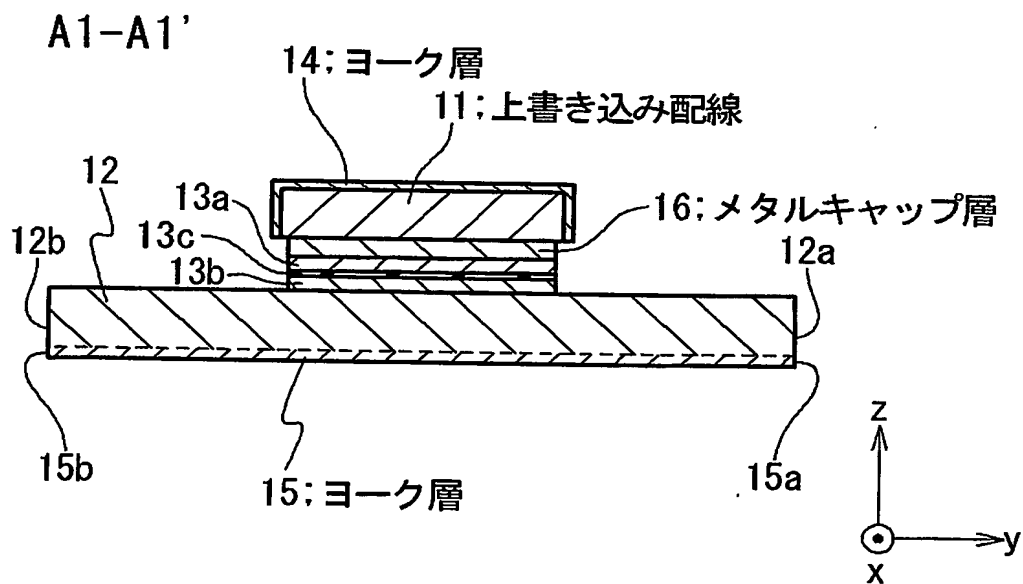
28、30:ヨーク層
41:上書き込み配線
42、44:ヨーク層
43:下書き込み配線
45:磁気抵抗素子
47、49:スペーサ層
48、50:磁性体層
51:上書き込み配線
52:下書き込み配線
53、54:配線組
55a~55d、56a~56d:磁性体膜
57:ヨーク層
58:絶縁膜
59:層間絶縁膜
60:ヨーク層
71、72:ブロック
73、75:上書き込み配線
74、76:下書き込み配線
77:磁性体膜
81:上書き込み配線
82:下書き込み配線
83:磁気抵抗素子

【書類名】 図面

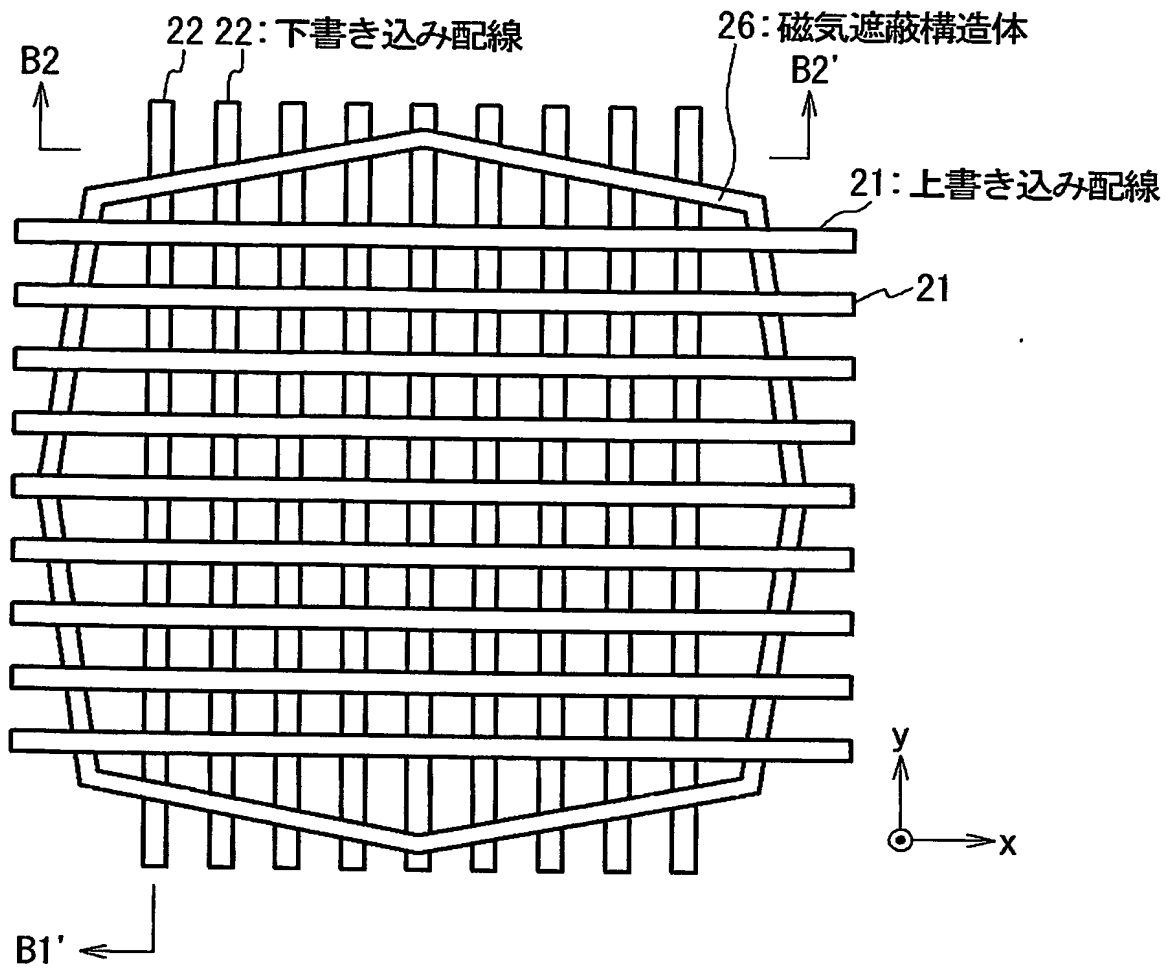
【図 1】



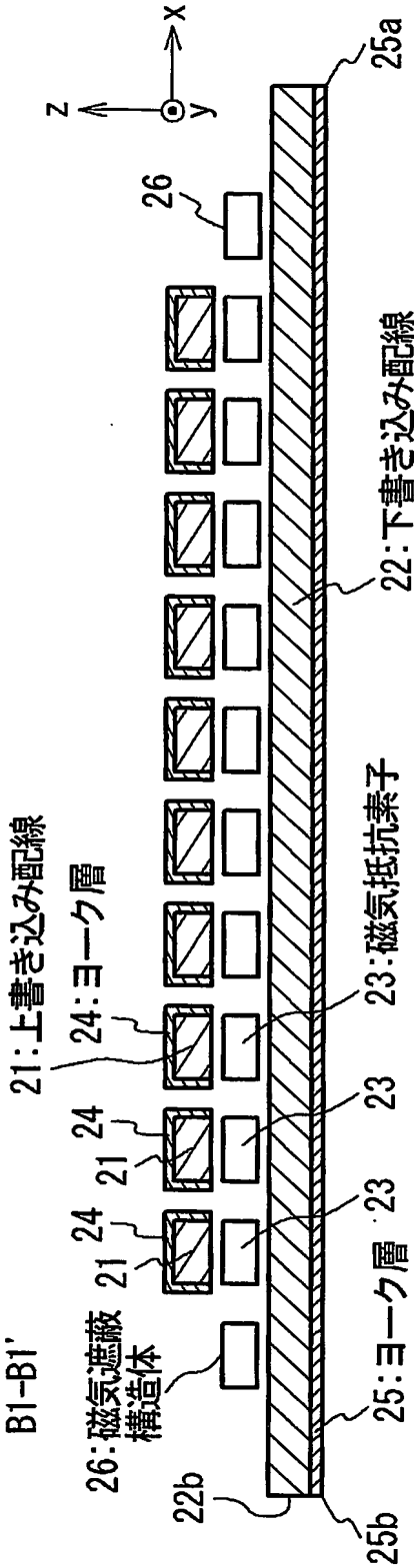
【図 2】



【図 4】

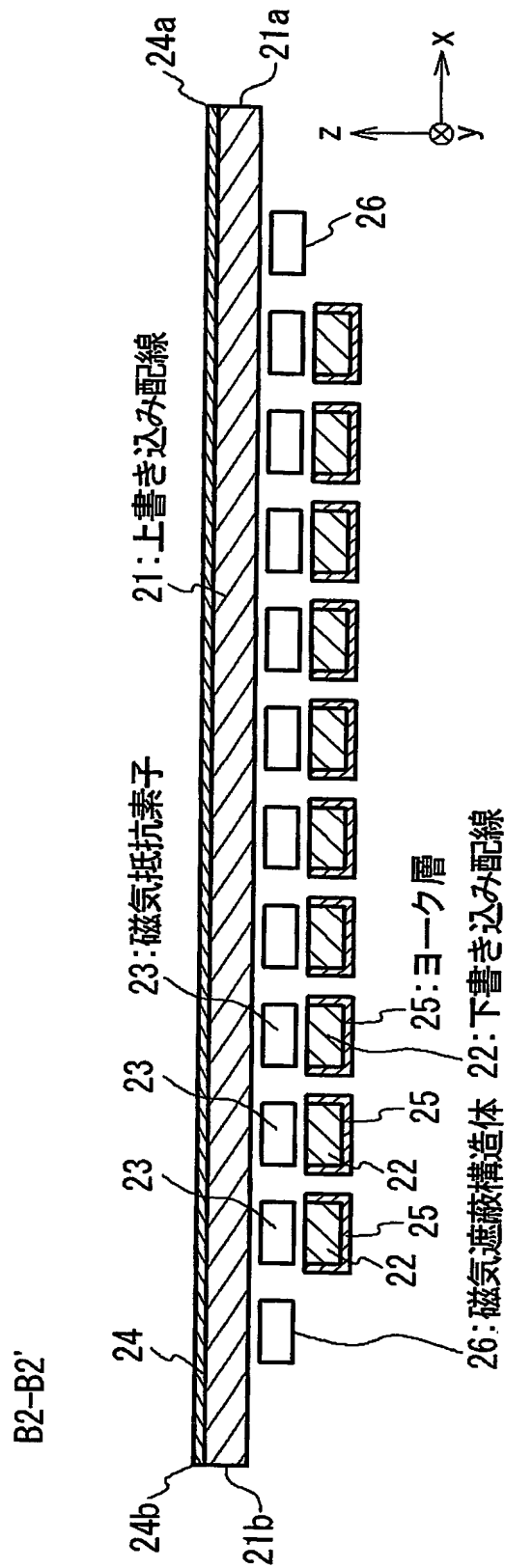


【図 5】

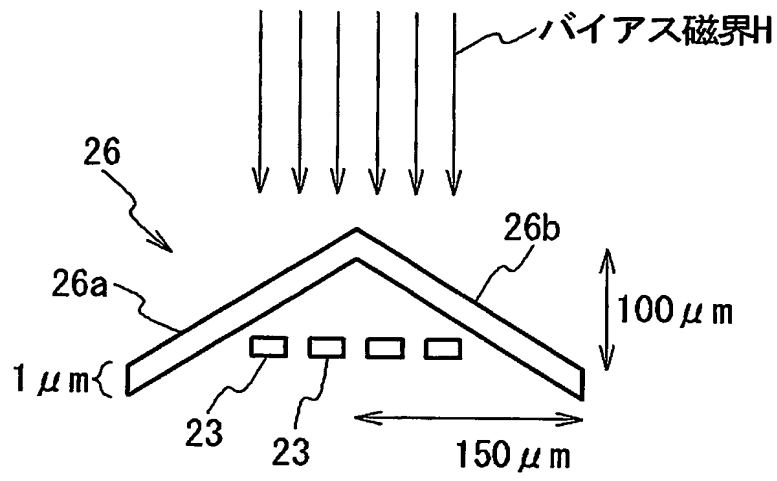




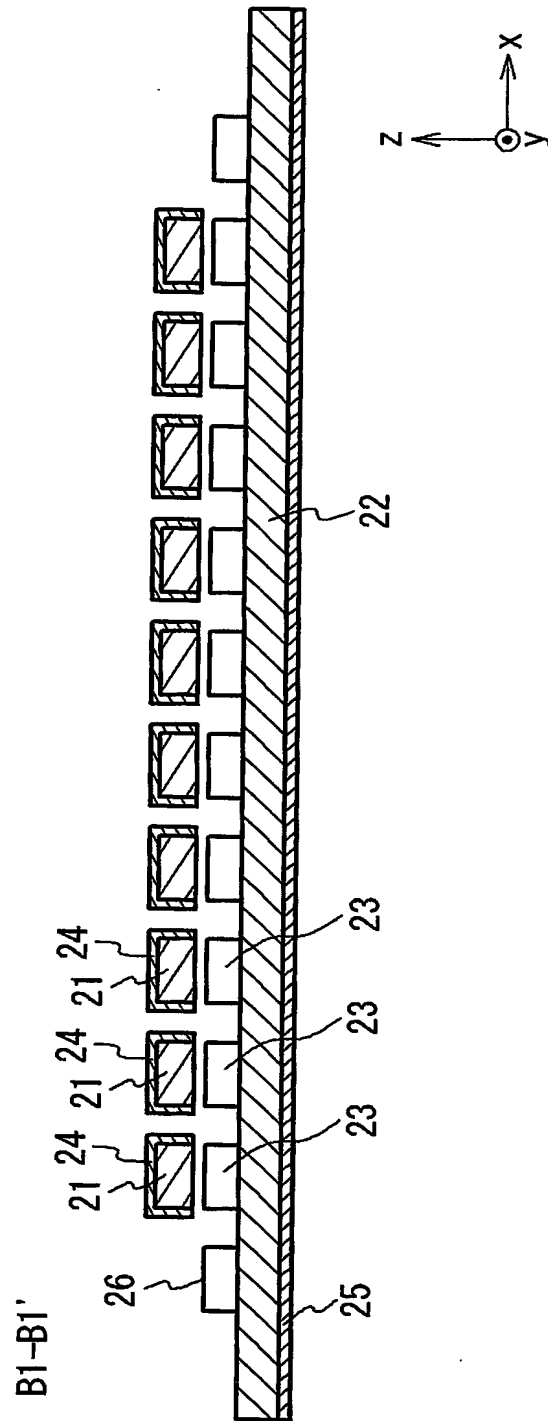
【図 6】



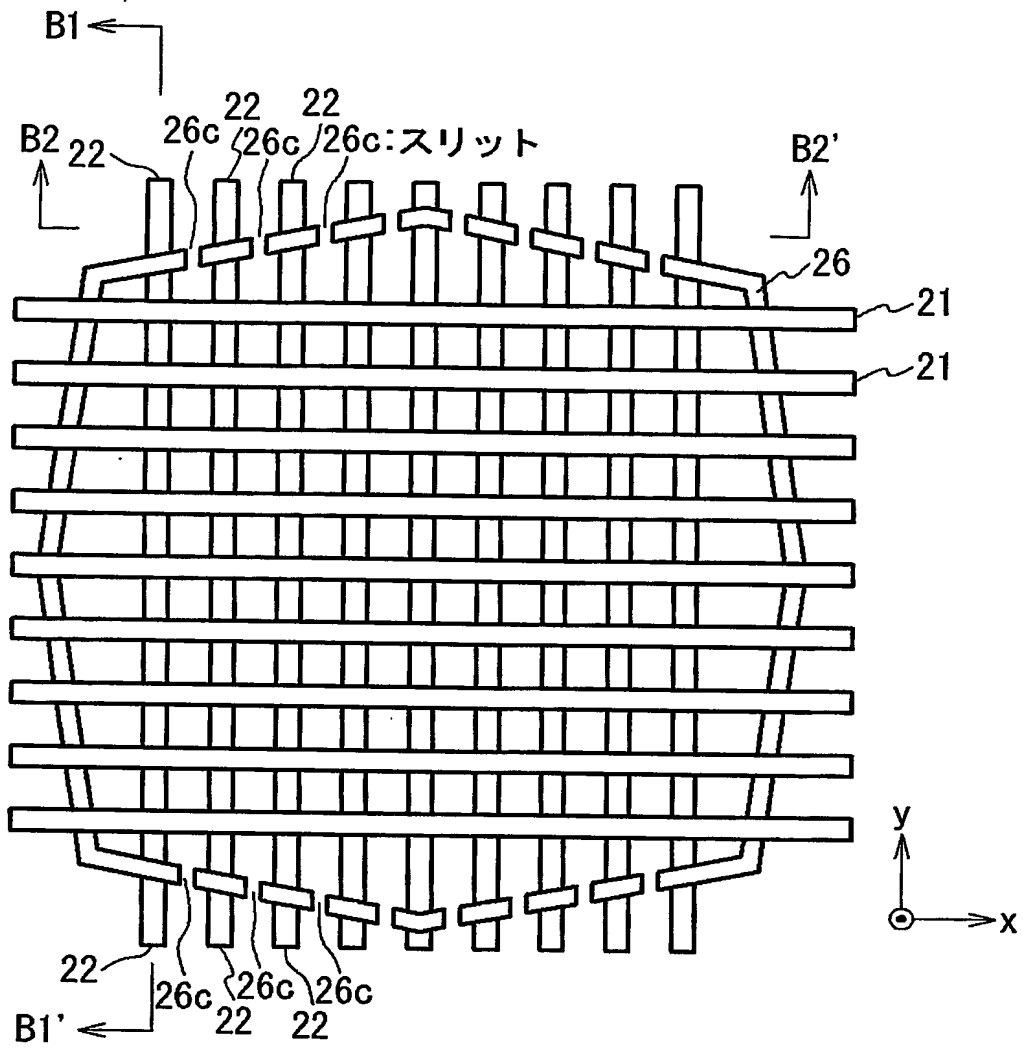
【図 7】



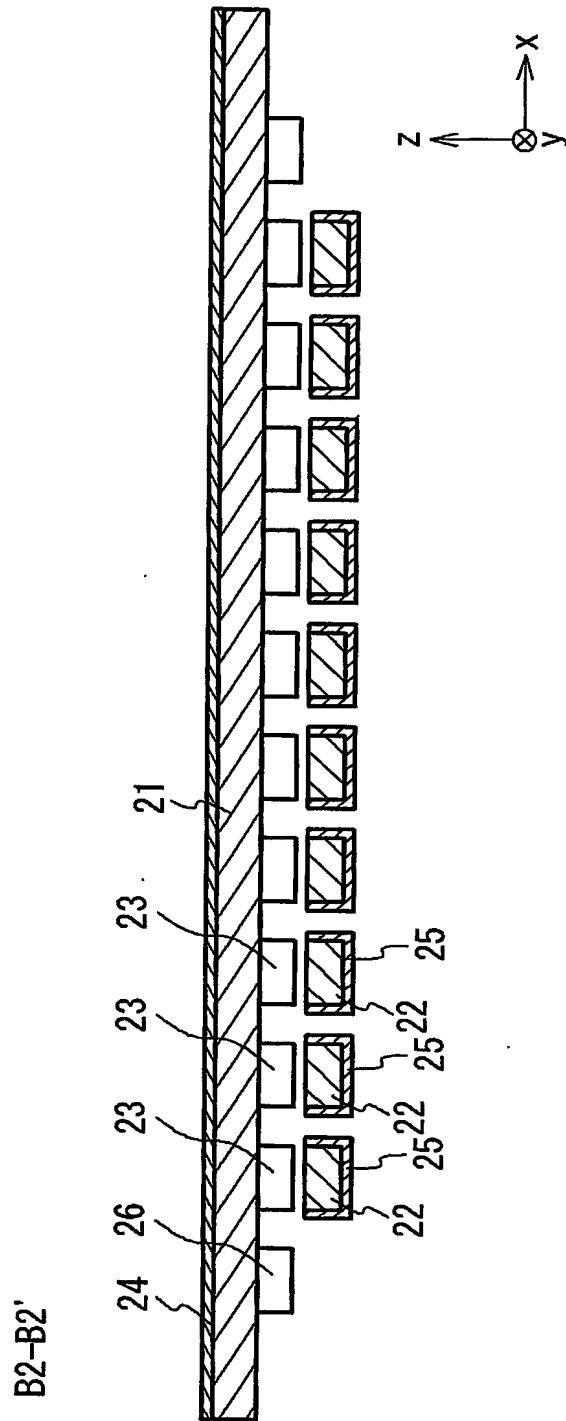
【図 8】



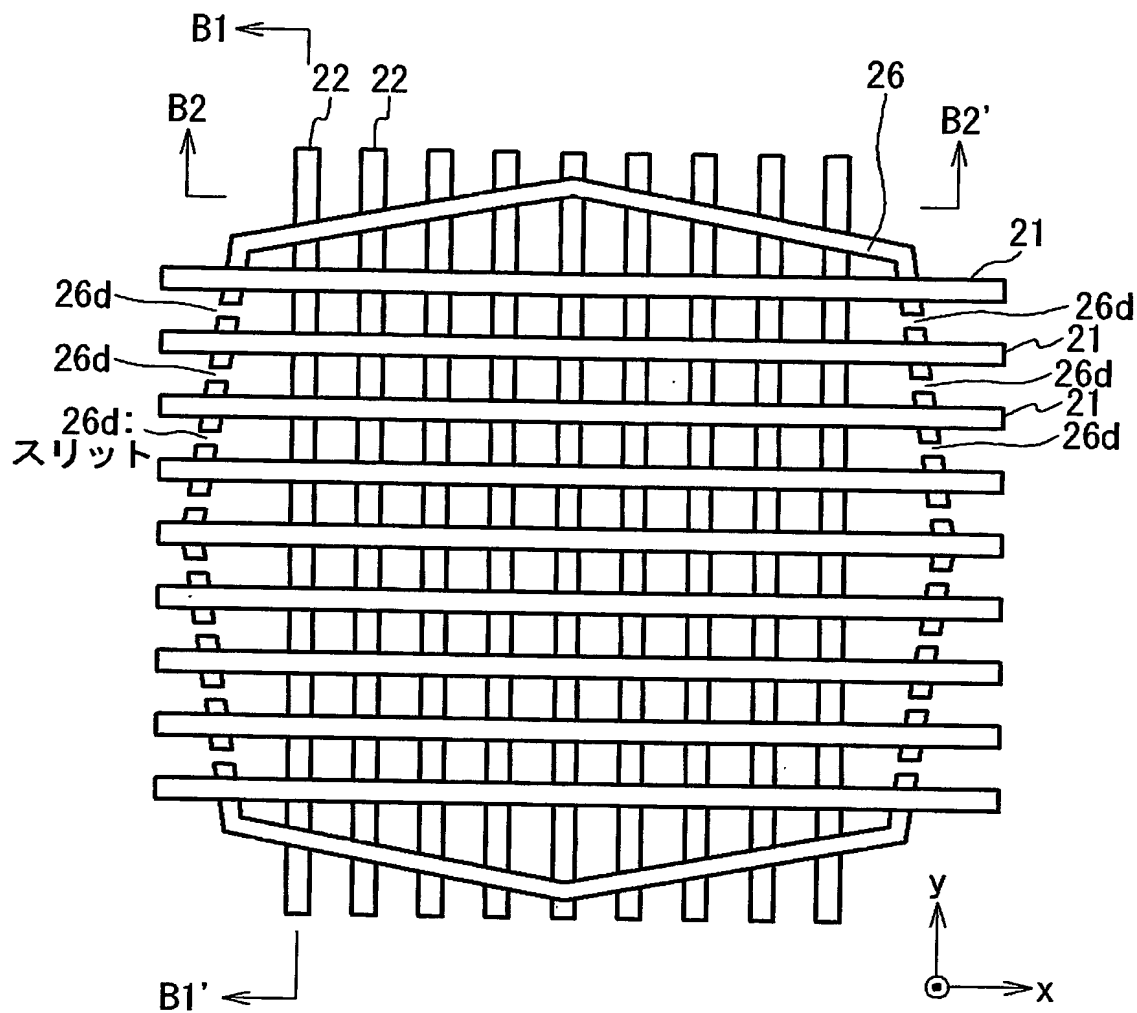
【図 9】



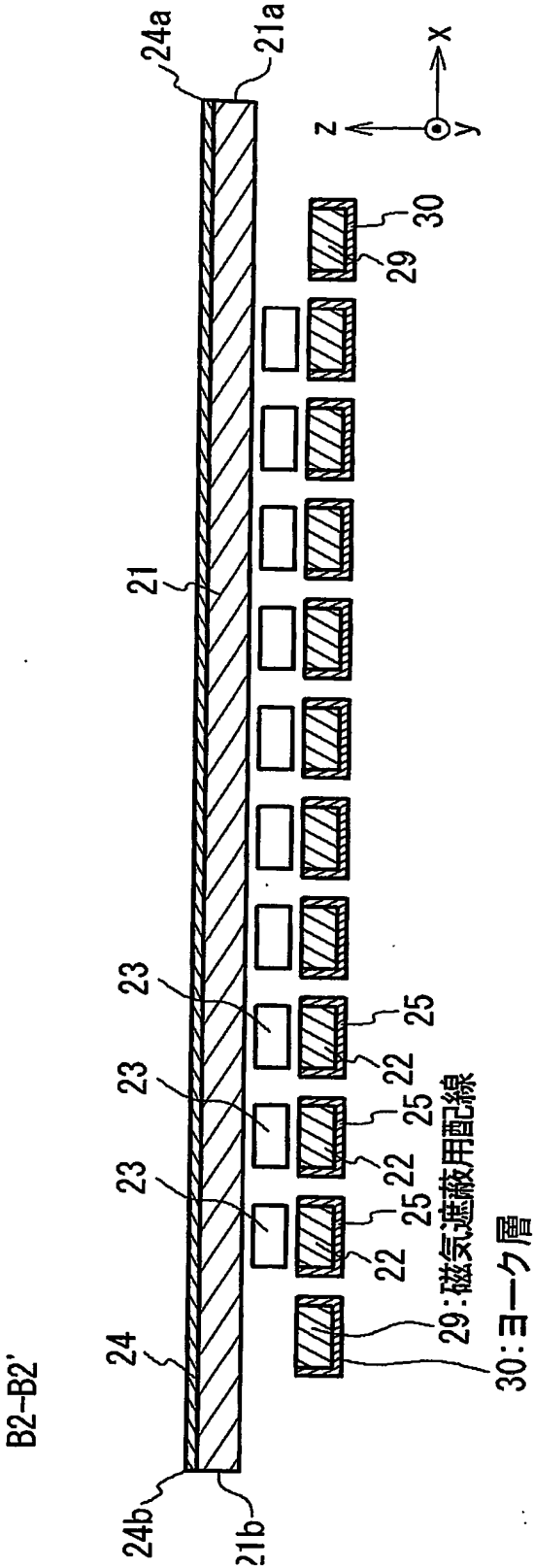
【図 10】



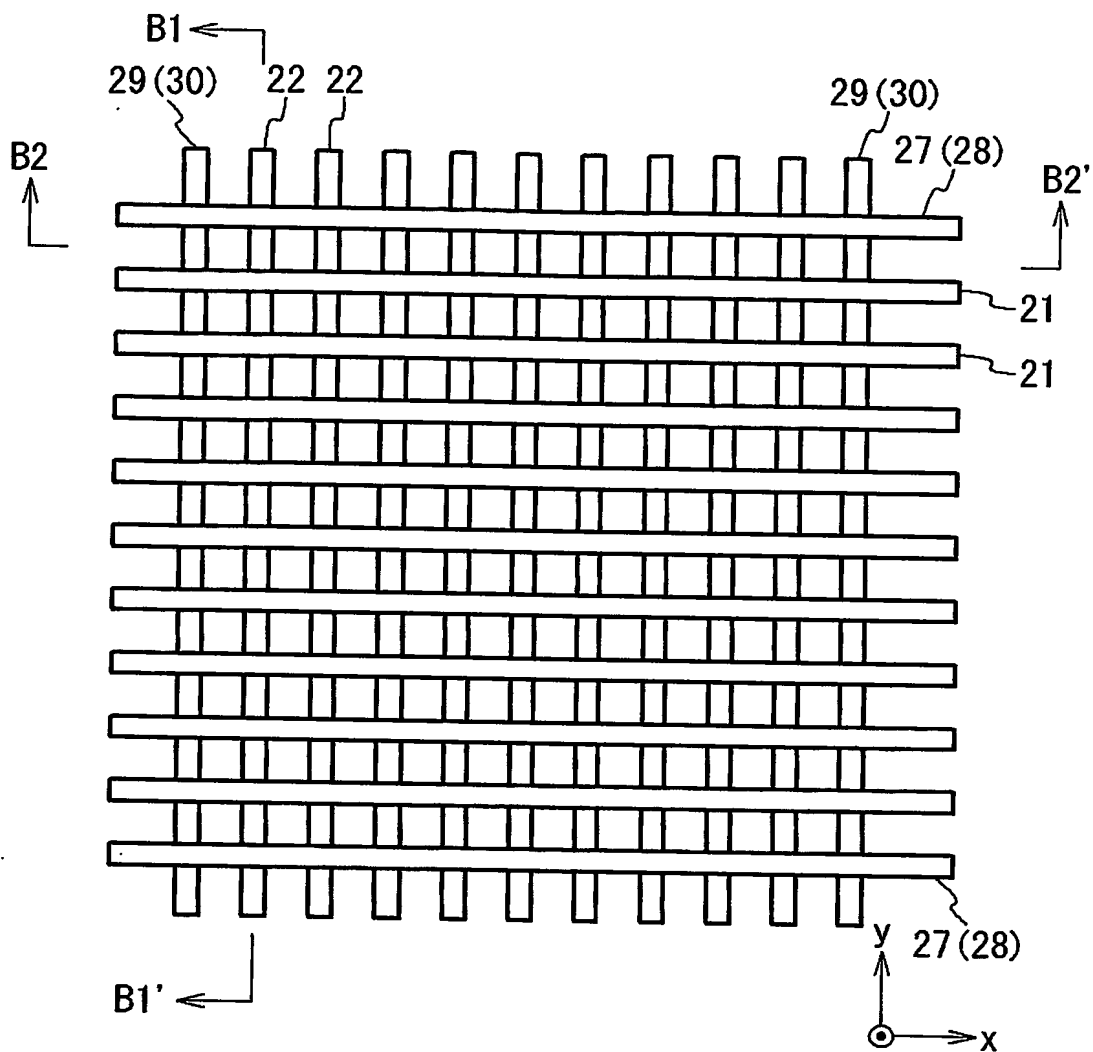
【図 11】

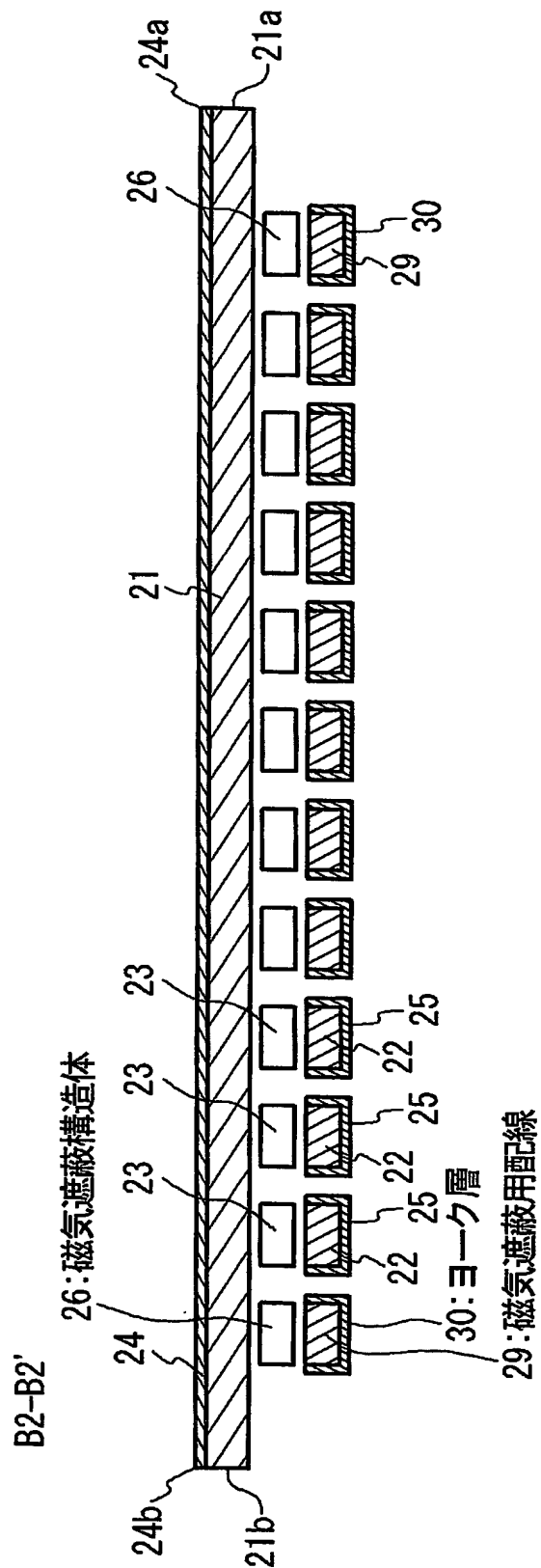


【図 13】

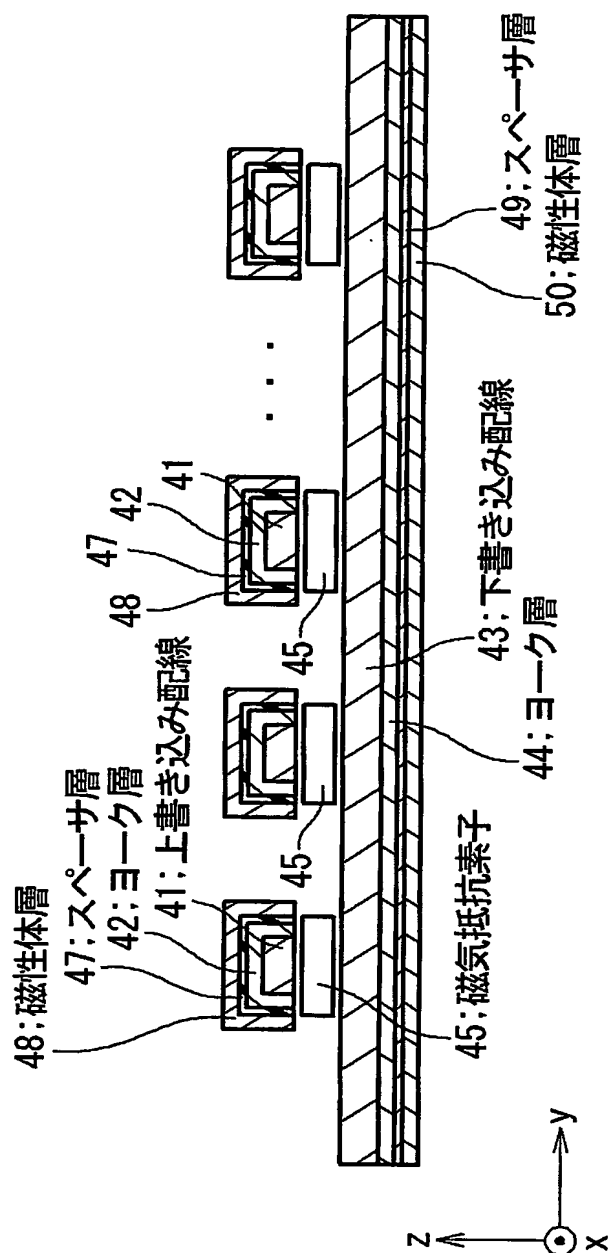


【図 14】

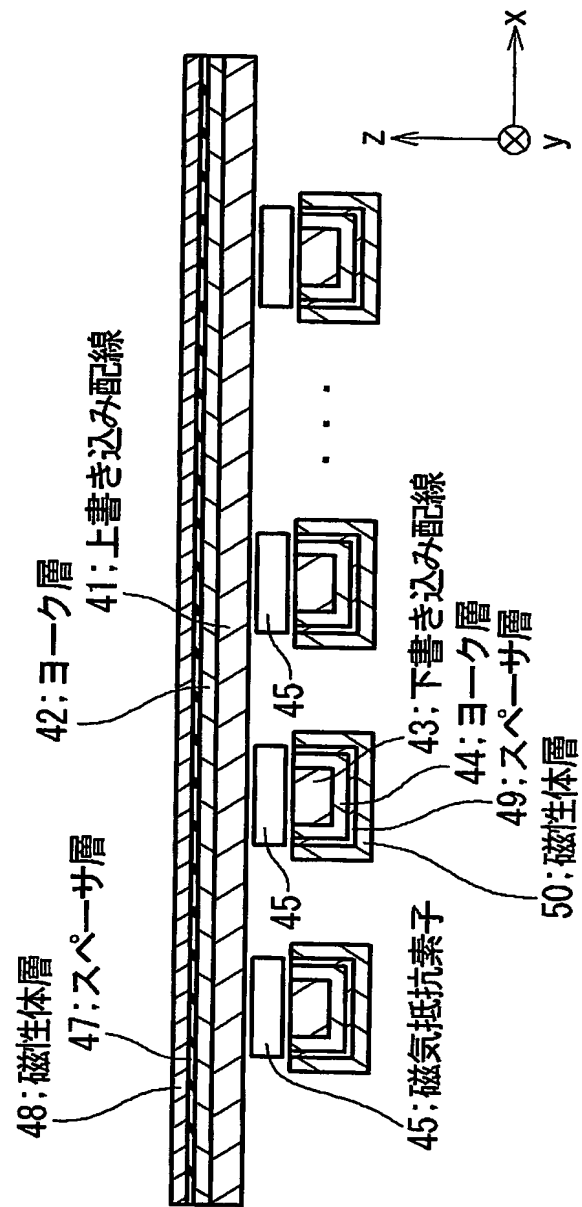




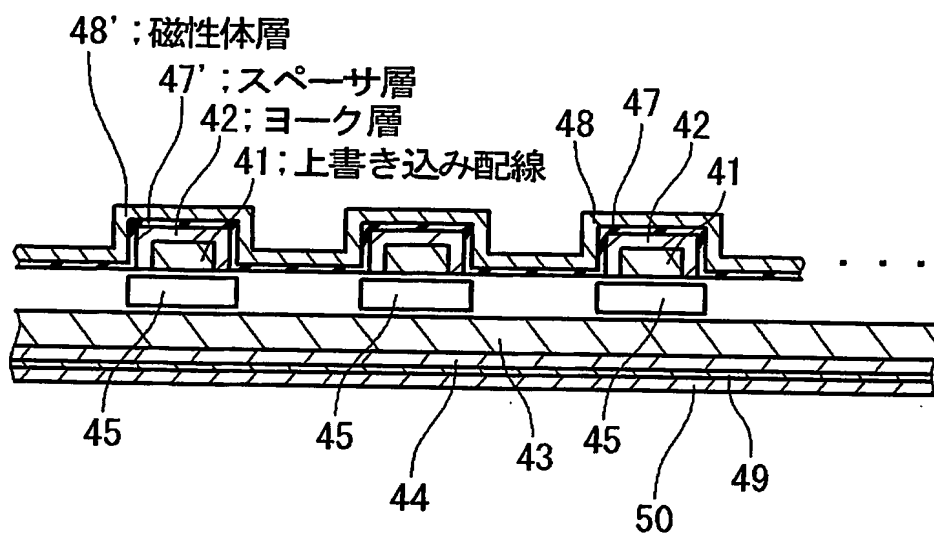
【図 17】



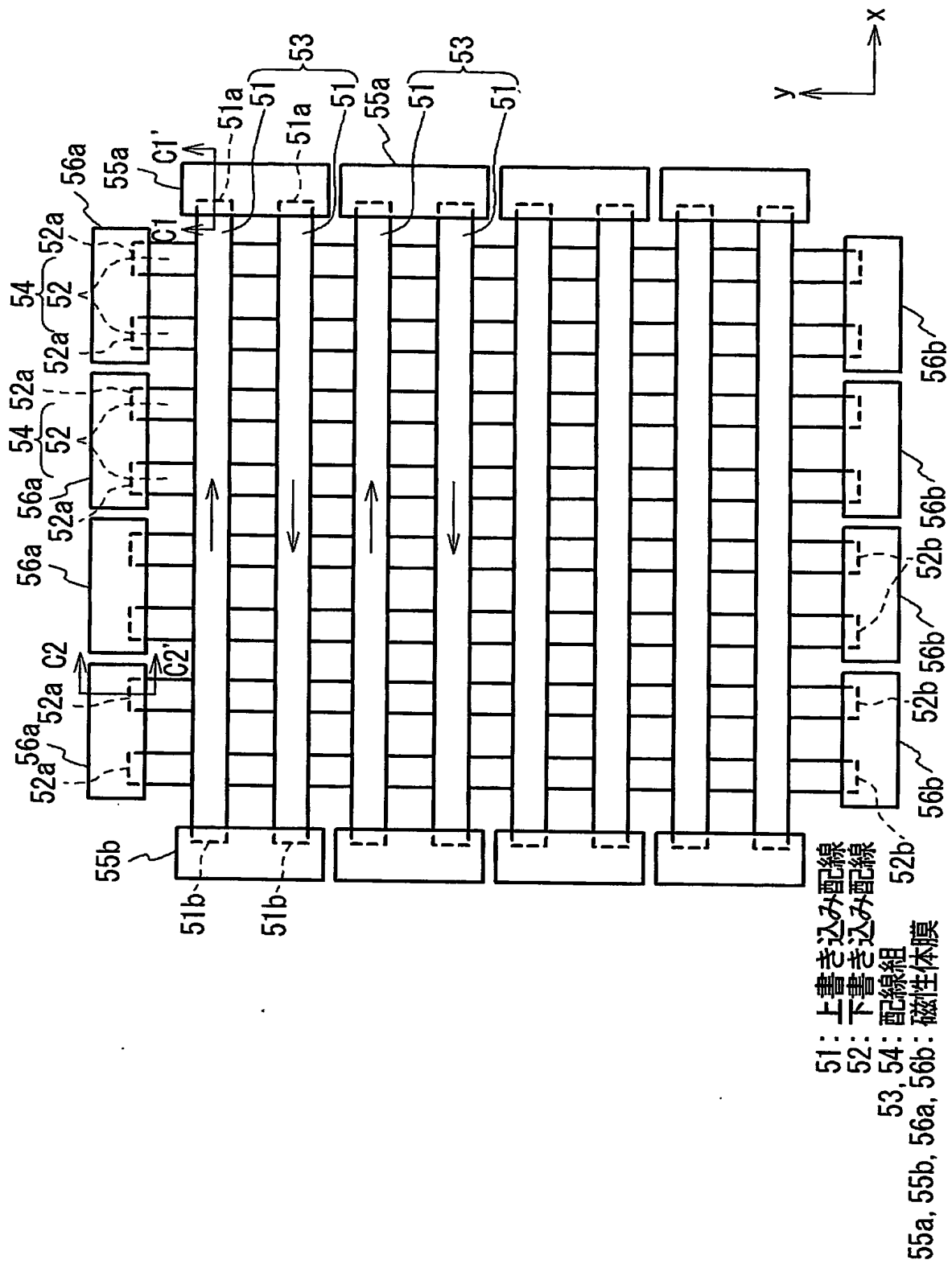
【図 18】



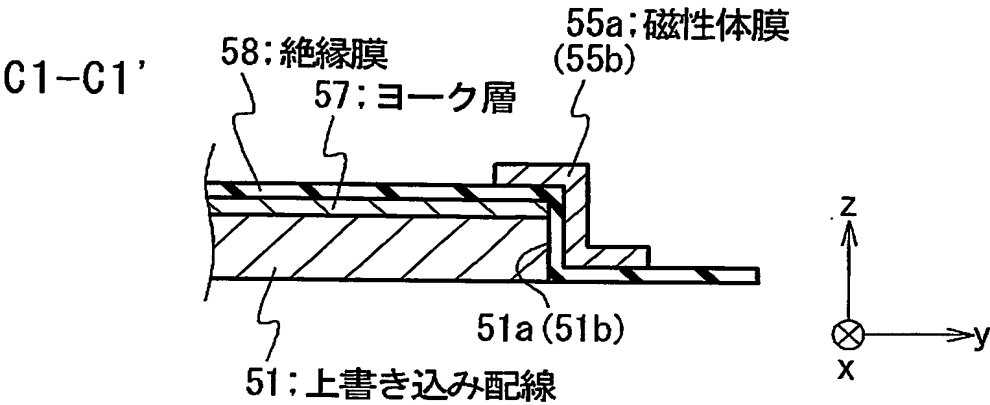
【圖 19】



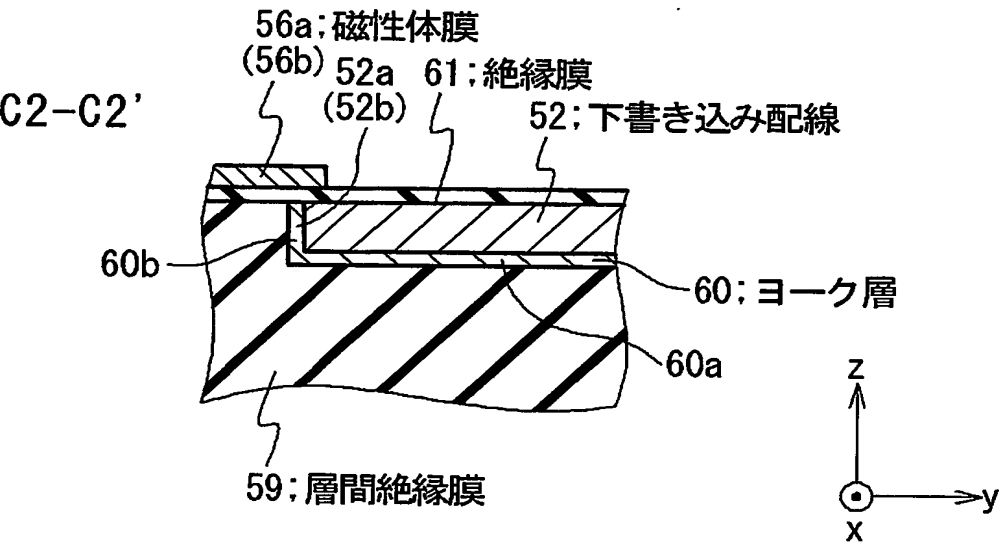
【図 20】



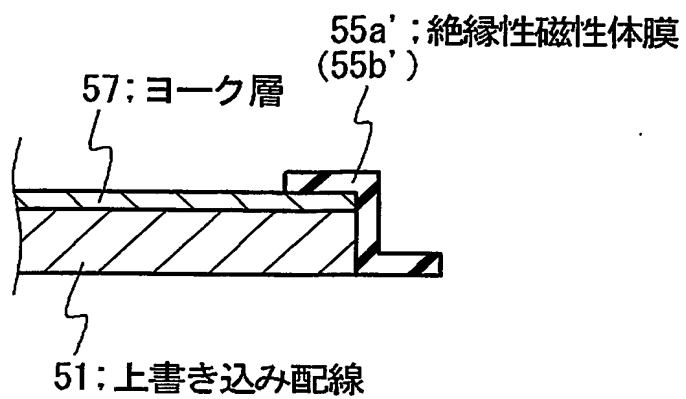
【図 2 1】



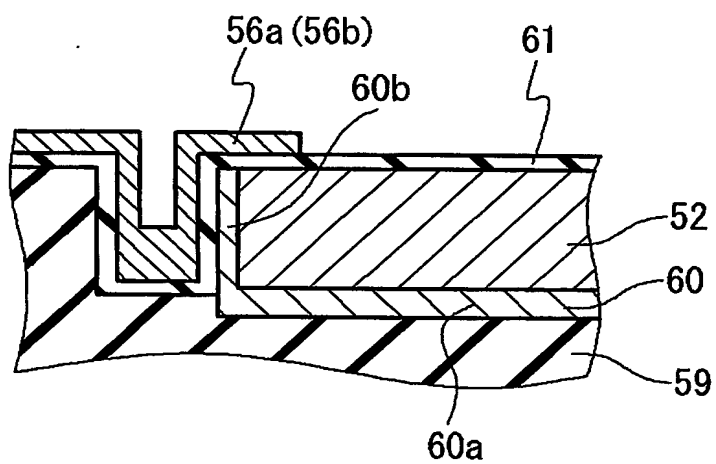
【図 2 2】



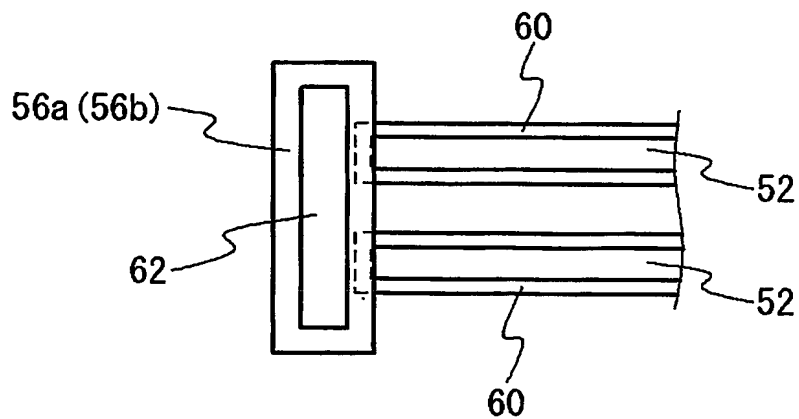
【図 2 3】



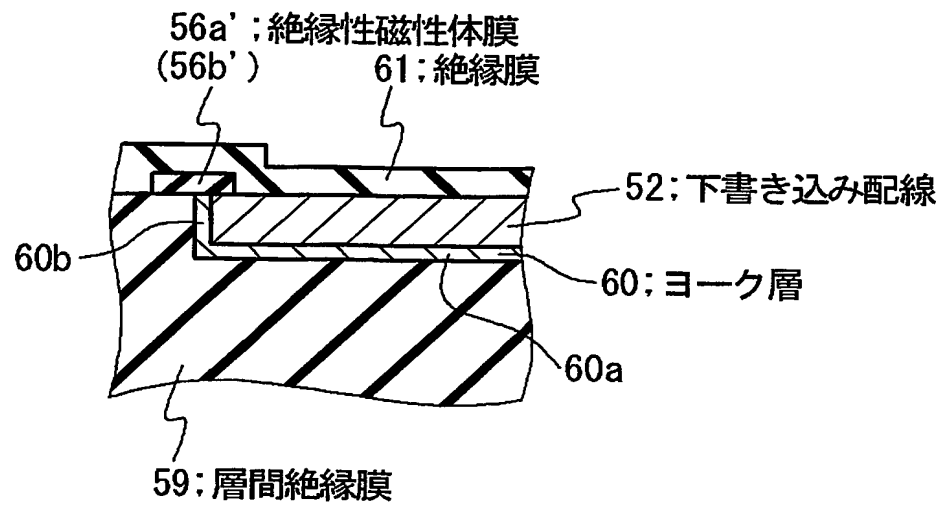
【図 2 4】



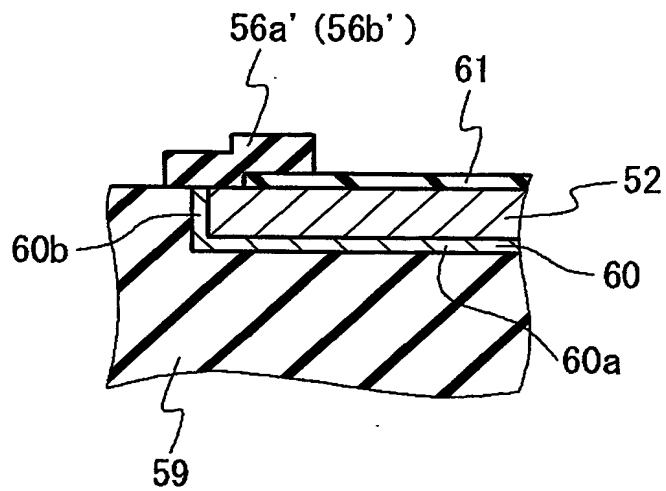
【図 2 5】



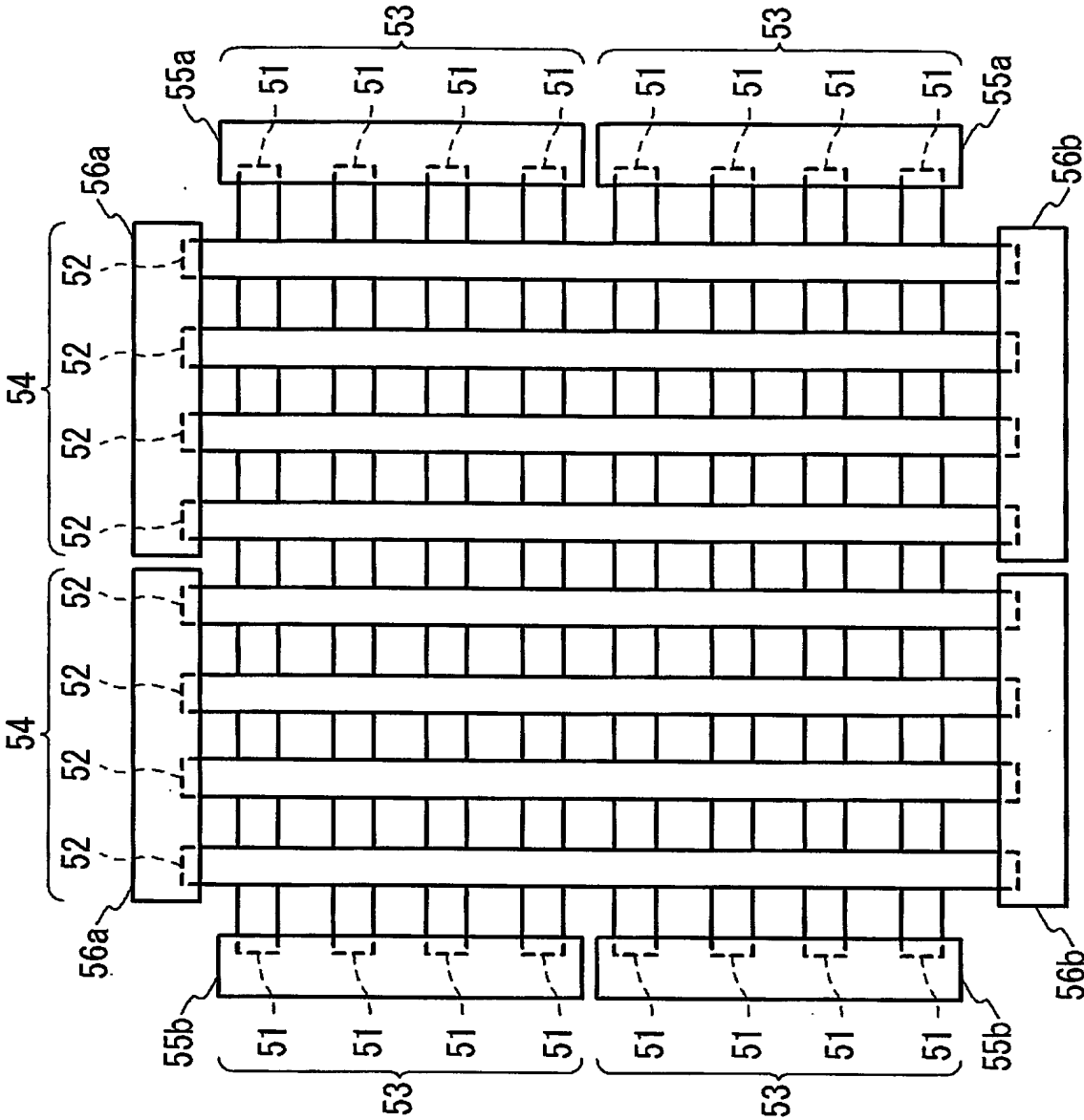
【図 26】



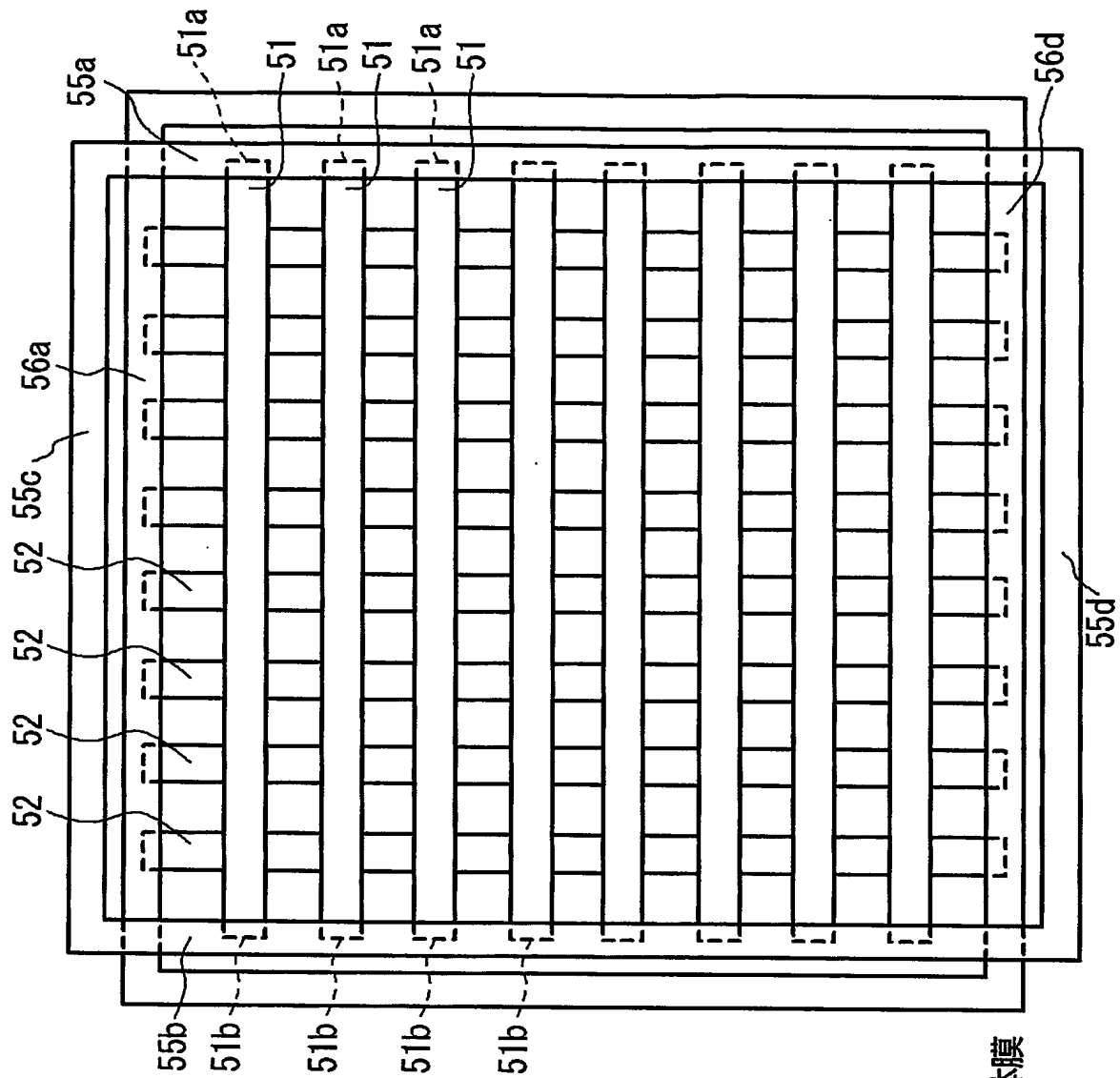
【図 27】



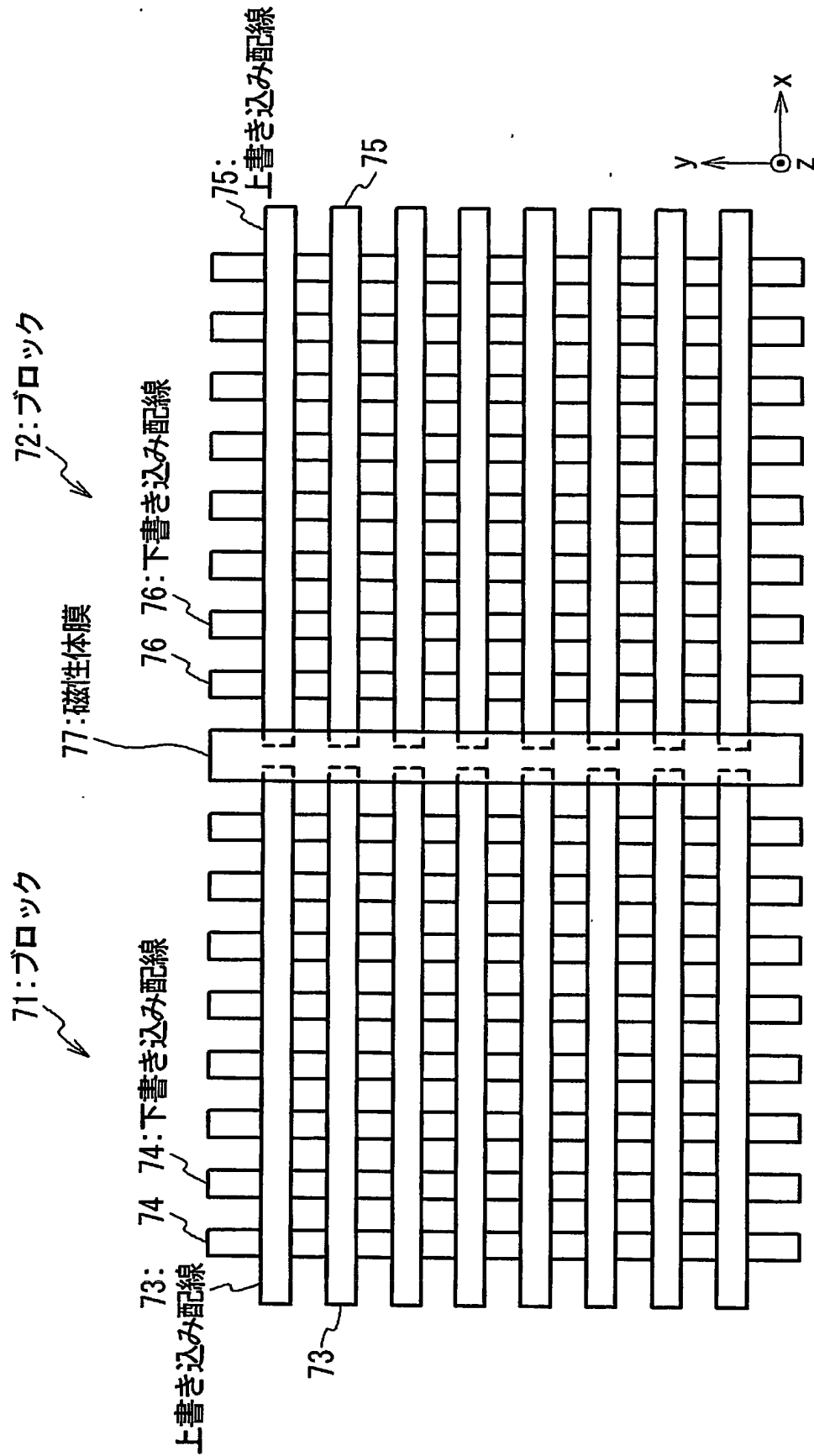
【図 28】



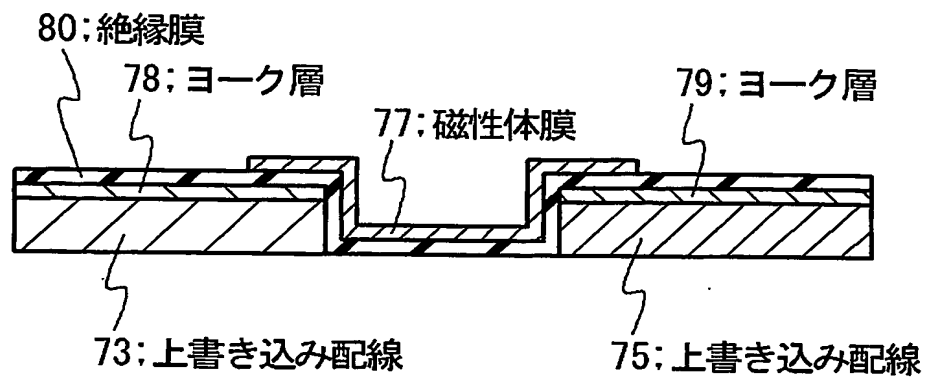
【図 29】



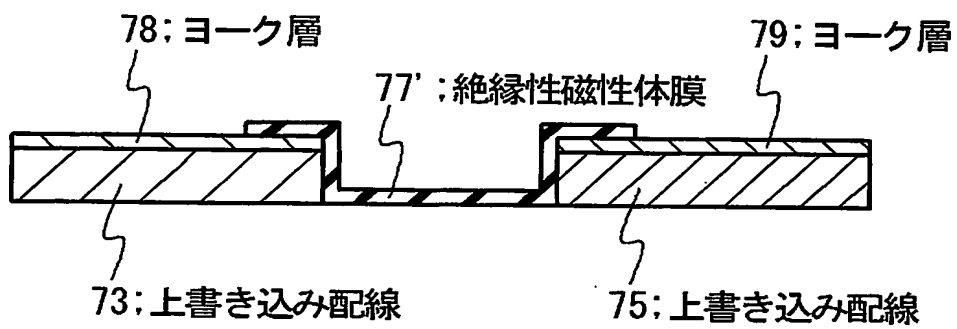
【図 30】



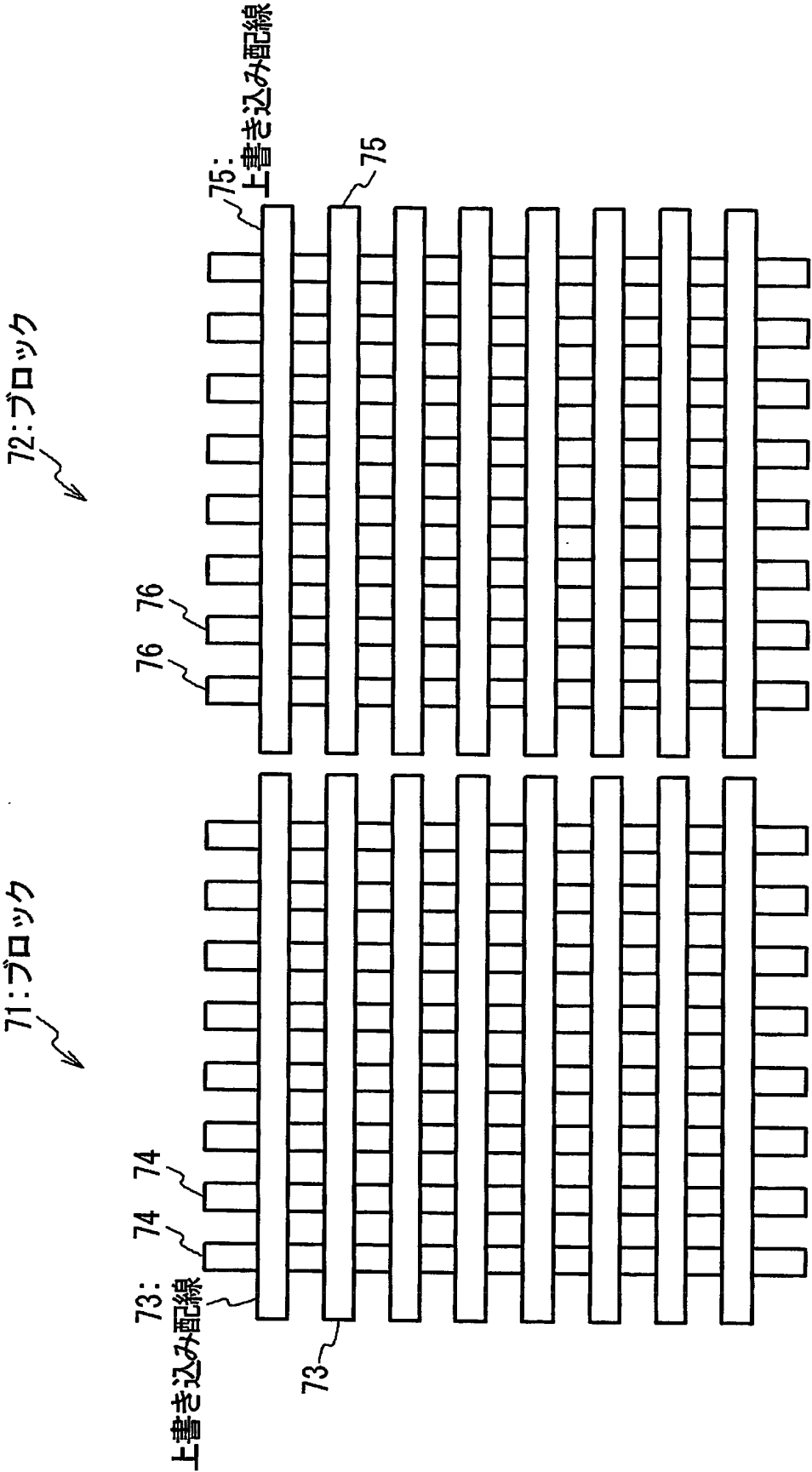
【図 3 1】



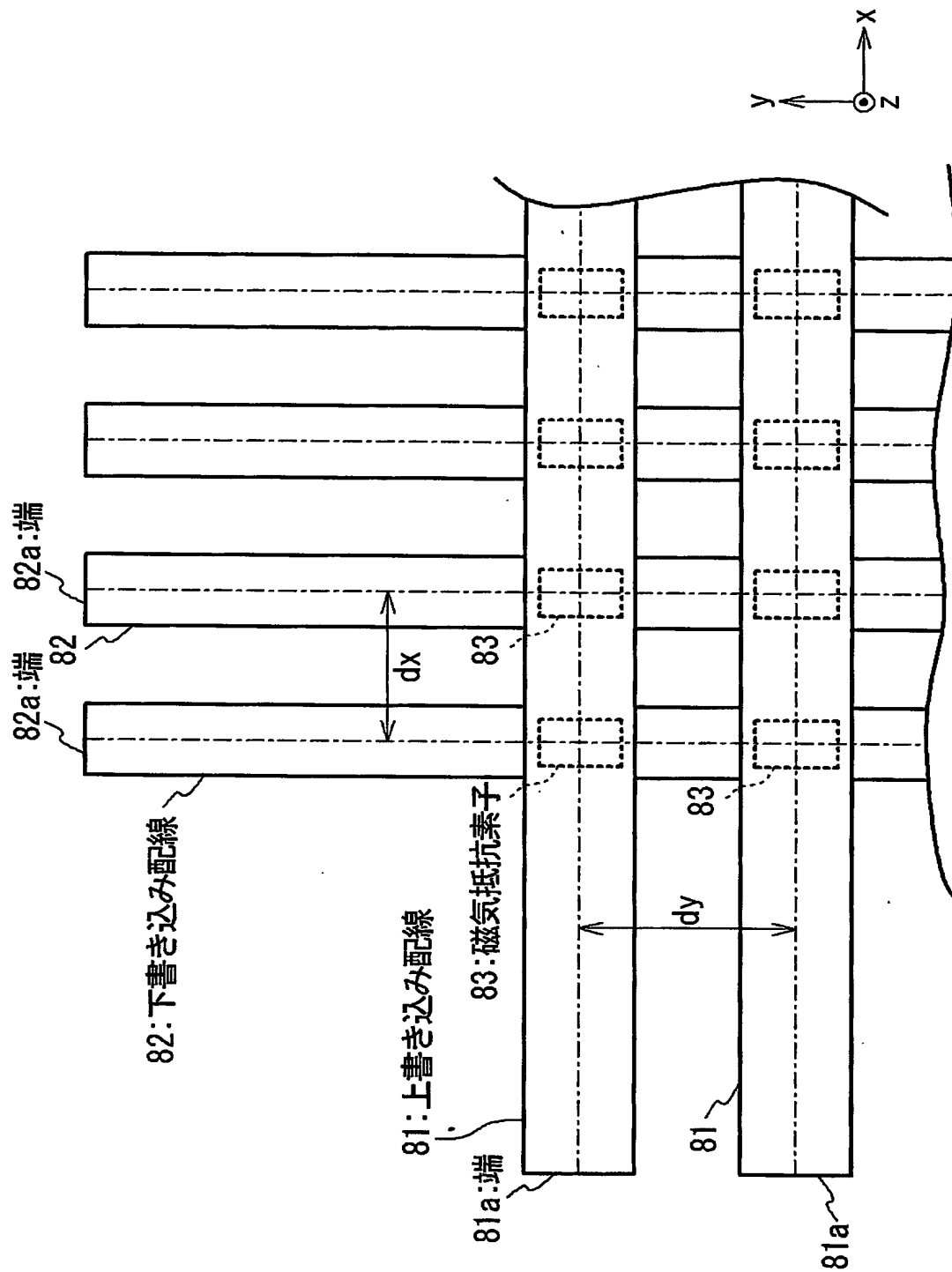
【図 3 2】



【図 3 3】

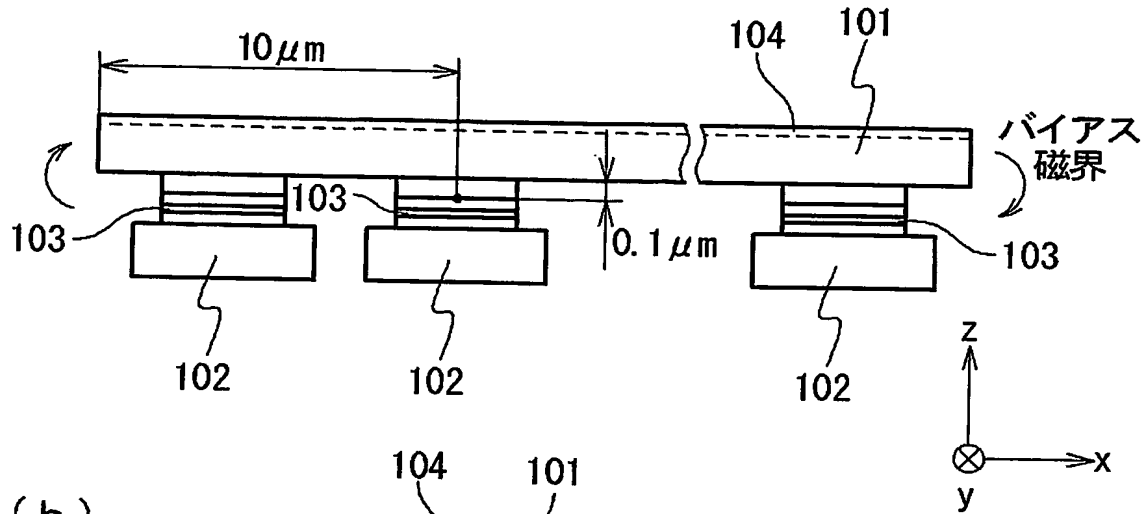


【図 34】

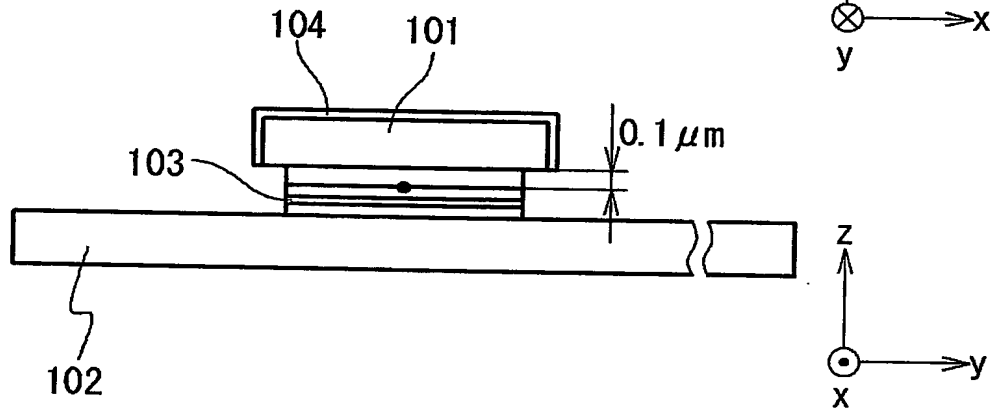


【図 35】

(a)



(b)



【書類名】 要約書

【要約】

【課題】 磁気抵抗素子に磁界を集中させるために配線に設けられたヨークが発生するバイアス磁界が、MRAMの動作に及ぼす影響を抑えるための技術を提供する。

【解決手段】 本発明によるMRAMは、第1方向に磁気異方性を有する複数の磁気抵抗素子と、前記第1方向と異なる第2方向に延設され、且つ、前記磁気抵抗素子にデータを書き込むための書き込み電流が流される配線と、強磁性体で形成され、前記第2方向に延設され、且つ、前記配線の表面の少なくとも一部を被覆するヨーク層とを備えている。複数の磁気抵抗素子は、第1磁気抵抗素子と、前記ヨーク層の端からの距離が、前記第1磁気抵抗素子よりも遠い第2磁気抵抗素子とを含む。前記第1磁気抵抗素子が有する前記磁気異方性は、前記第2磁気抵抗素子が有する前記磁気異方性よりも強い。

【選択図】 図1

特願 2003-176699

ページ： 1/E

出願人履歴情報

識別番号

[000004237]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住所

東京都港区芝五丁目7番1号

氏名

日本電気株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.